

PET GÖRÜNTÜLEME SİSTEMLERİNDE KULLANILAN TDC MİMARİLERİNİN VLSI BENZETİMLERİ

Arş. Gör. Mehmet Akif ÖZDEMİR

İzmir Kâtip Çelebi Üniversitesi, Mühendislik ve Mimarlık Fakültesi, Biyomedikal Mühendisliği

makif.ozdemir@ikc.edu.tr

Prof. Dr. Ali TANGEL

Kocaeli Üniversitesi, Mühendislik Fakültesi, Elektronik ve Haberleşme Mühendisliği

atangel@kocaeli.edu.tr

Özet

Pozitron emisyon tomografisi (PET), canlı bir vücut içindeki pozitron yayan radyonüklidlerin konsantrasyonlarının ölçülmesine dayanan tıbbi bir görüntüleme yöntemidir. PET görüntüleme sisteminde glikoz, pozitron yayan bir radyonüklid ile işaretlenip hastaya intravenöz olarak enjekte edilir. Pozitronlar doku içerisinde ilerleyip etkileştiği hücrelerin elektronları ile çarpışırlar. Bu etkileşim sonucu birbirine zıt yönde yayılan iki adet gama ışını oluşur. Radyoaktif glikozu tutmuş olan kanserli dokudan yayılan ışınlar halka şeklinde sıralanmış dedektörler aracılığı ile tespit edilir ve tespit edilen sinyaller elektriksel bir tepkiye dönüştürülür. Sonrasında bu tepkiler elektronik devreler ile örneklenir ve görüntü kümesi oluşturmak için histogram matrisleri şeklinde kaydedilir. Gama ışınları karşıt konumlandırılmış dedektörlere eşit sürede ulaşmıyor olabilir. Uçuş zamanı (TOF) özelliğine sahip olan PET’lerde tespit edilen ışınlar, iki fotonun dedektörlere ulaşma zamanı arasındaki farkın ölçülmesi prensibine dayanan bir yöntem ile daha iyi bir konumlama bilgisi elde etmeyi hedefler. Uçuş zamanının ölçülmesi işlemi zaman-sayısal dönüştürücü (TDC) yapıları ile gerçekleştirilir. Pikosaniye mertebesindeki bu zaman farkının ölçülme kabiliyeti PET sisteminin uzaysal çözünürlüğü ile doğrudan ilgilidir. Bu çalışmada PET sistemlerinde kullanım için çeşitli mimari yaklaşımına sahip TDC yapılarının 45 nm CMOS VLSI benzetimleri gerçekleştirilmiştir. Tasarlanan TDC mimarileriyle iki gama fotonunun dedektörlere ulaşma zamanı simülasyonu gerçekleştirilmiş ve zaman farkı başarılı bir şekilde sayısallaştırılmıştır. Ayrıca TDC mimarilerinin giriş çıkış gerilimleri, zamansal çözünürlükleri, ölçüm aralıkları ve güç analizleri gibi çeşitli performans ölçütleri belirlenmiştir. Tasarımı yapılan Vernier osilatör tabanlı TDC mimarisi ile 1V besleme gerilimin ve 1,62681 mW güç tüketiminde 25 ps zamansal çözünürlüklere ulaşılmıştır.

Anahtar Kelimeler: 45 nm, CMOS, Pozitron Emisyon Tomografisi (PET), Uçuş Zamanı (TOF), Vernier Osilatör, Zaman-Sayısal Dönüştürücü (TDC).

VLSI IMPLEMENTATION OF TDC ARCHITECTURES USED IN PET IMAGING SYSTEMS

Abstract

Positron emission tomography (PET) is a medical imaging method based on the measurement of concentrations of positron emitting radionuclides in a living body. In the PET imaging system, glucose is labeled with a positron emitting radionuclide and injected intravenously. Then, the positrons move through the tissue and collide with the electrons of the cells in which they interact. As a result of this interaction, two gamma rays are emitted in the opposite direction. Gama rays emitted from cancerous tissue that have retained radioactive glucose are detected through ring-shaped detectors. And the detected signals are converted into an electrical response. Subsequently, these responses are sampled with electronic circuits and recorded as histogram matrix to generate the image set. The gamma rays may not reach the detectors located in the opposite position in equal time. In PETs having time of flight (TOF) characteristics, it is aimed to obtain better positioning information by a method based on the principle of measuring the difference

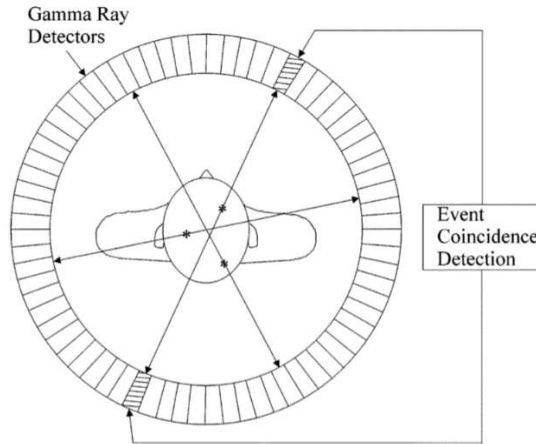
between the reach time of the two photons to detectors. The measurement of the flight time is carried out with time-to-digital converter (TDC) structures. The measurement of this time difference at the ps level is directly related to the spatial resolution of the PET system. In this study, 45 nm CMOS VLSI simulations of TDC structures which have various architectural approaches were performed for using in PET systems. With the designed TDC architectures, two gamma photons time reach to detectors have been simulated and the time difference has been successfully digitized. In addition, various performance metrics such as input and output voltages, time resolutions, measurement ranges and power analysis of TDC architectures have been determined. Proposed Vernier oscillator-based TDC architecture has been reached 25 ps time resolution with a low power consumption of 1.62681 mW at 1V supply voltage.

Keywords: 45 nm, CMOS, Positron Emission Tomography (PET), Time of Flight (TOF), Vernier Oscillator, Time-to-Digital Converter (TDC).

1. GİRİŞ

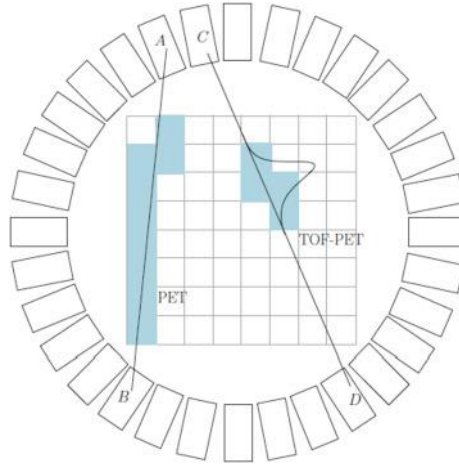
İki fiziksel olay arasındaki zamanın kesin olarak elektronik ölçümü, birçok deneysel ve uygulamalı sistemde önemli ve esastır. TDC, iki rastgele olay arasındaki zaman farkını ölçebilen bir elektronik enstrümantasyon sistemidir (An, Son, An, & Kang, 2019; M. Lee, Kim, Park, & Sim, 2019; Sudo & Haneda, 2019; Wang, Dai, & Wang, 2018). Sayısal zaman dönüştürücüler, çok sayıda zaman ölçüm sistemlerinde yer edinmiştir ve endüstriyel, medikal, araştırma gibi çeşitli uygulama alanlarına sahiptir (Mhiri, Saad, Hammadi, & Besbes, 2017). Mesafe ölçümlerinin gerekli olduğu lazer radar sistemleri (Jahromi, Jansson, Nissinen, Nissinen, & Kostamovaara, 2015), analog sayısal çeviriciler (ADC) (Straayer & Perrott, 2008), kütle spektrometresi (Chernushevich, Loboda, & Thomson, 2001), manyetik rezonans görüntüleme sistemleri (Braga et al., 2013) ve PET tıbbi görüntüleme sistemleri (Cheng, Deen, & Peng, 2016; Kim et al., 2017) gibi birçok karışık sinyal devre uygulaması alanında TDC mimarisi yer bulur. Bu çalışmada açıklanan TDC mimarileri, PET tıbbi görüntüleme sistemlerinde kullanım içindir.

Bir PET tıbbi görüntüleme sistemi, insan vücuduna enjekte edilen radyonüklid madde sayesinde oluşan yüksek enerjili ışınların halka şeklinde sıralanmış algılayıcılar ile tespiti prensibi temeline dayanır. Algılayıcılarda tespit edilen yüksek enerjili ışınlar sayesinde ışımanın gerçekleştiği vücut dokusunun konumu tespit edilebilir ve pozisyonlanabilir. Kanserli bir dokuda meydana gelecek ışımların tespiti ile bu dokunun sağlıklı dokulardan ayırt edilebilmesi sağlanabilir. Bir pozitron vücutta bir elektronla temas ettiğinde, iki parçacık yok olur ve 180 derece aralıklarla yayılan iki adet 511 KeV enerjili gama ışını üretir (Gambhir, 2002). Bir PET görüntüsü, bir pozitron ve elektronun yok edilmesinden ortaya çıkan kolineer 511 KeV enerjili gama ışını fotonlarının tespiti ile oluşturulur (Bailey, Maissey, Townsend, & Valk, 2005). PET tarayıcısında, birçok gama ışını dedektörü, Şekil 1'de gösterildiği gibi, görüntülenecek hastayı çevreleyen halkalar halinde konumlandırılmıştır.



Şekil 1. Karşıt gama ışınlarının tespitinin gösterimi (Swann et al., 2004)

Pozitron elektron yok edilmelerinden oluşan karşıt gama ışınları bu dedektörler aracılığı ile algılanır ve algılanan sinyaller elektriksel bir tepkiye dönüştürülür. Bir PET tarayıcısından elde edilen görüntülerde, normal olmayan dokunun sağlıklı dokudan ayırt edilebilme kabiliyeti PET tarayıcısının görüntüleme kabiliyetini belirler. TOF PET sistemi yüksek enerjili ışınların karşılıklı sıralanmış halka şeklindeki algılayıcılara ulaşma süreleri arasındaki farktan daha iyi bir konumlama bilgisi çıkartmayı hedefler. Pozitron elektron yok edilmesi olayı karşılıklı sıralanmış halka dedektörlerine eşit mesafede gerçekleşmiyor olabilir. Bu nedenle yok olma olayı sonucu ortaya çıkan gama fotonları karşılıklı dedektörlere farklı zaman aralığında ulaşır. Yüksek enerjili ışınların algılayıcılara ulaşma süreleri arasındaki farklar pikosaniyeler mertebesinde. TOF PET sisteminde pozisyonlama işlemi geleneksel PET sistemine göre daha hassas yapılmaktadır (Khalil, 2016). Geleneksel PET ve TOF PET sistemine ait uyarılma durumu Şekil 2’de gösterilmiştir. TOF PET sistemindeki zaman farkının hassas elektronik ölçümleri TDC’ler aracılığı ile yapılır. TOF PET sisteminde kullanılan TDC yapılarının zaman farkı ölçüm kabiliyetleri doğrudan görüntü çözünürlüğüne etki etmektedir.



Şekil 2. Geleneksel PET ve TOF PET’de uyarılma durumu (Sitek, 2012)

Geleneksel PET’de, sistem zamanlama çözünürlüğü (Δt) bilgisi görüntü oluşturma sırasında pozisyonlama için kullanılmaz. TOF PET’de ise yok olma noktasının yeri yaklaşık olarak iki fotonun varış zamanlarındaki ($t_2 - t_1$) farkla belirlenir.

Gama fotonlarının dedektörlere ulaşma zamanları arasındaki fark Denklem (1)’de;

$$\Delta t = t_2 - t_1 \quad (1)$$

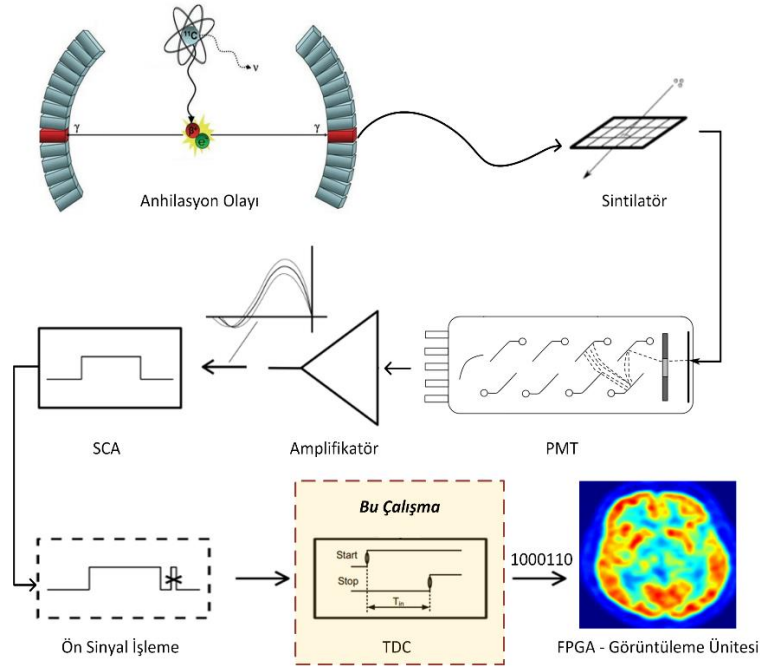
şeklinde ifade edilirse ve gama fotonlarının dedektörlere olan mesafe farkı (Δd);

$$\Delta d = c \frac{\Delta t}{2} \quad (2)$$

eşitliği ile tanımlanabilir. Denklem (2)’te gama fotonlarının 1 saniyede aldıkları yol ışık hızıdır (3×10^8 cm/sn). Denklem (2)’ye göre 1 cm uzaysal çözünürlüğe ulaşmak için 66 ps zamansal çözünürlük gereklidir. TOF PET’te belli zaman penceresinde gelen yok olma olayı sonucu oluşan gama fotonlarının, karşılıklı dedektörlere ulaşma zaman farkı ölçümleri TDC’ler aracılığı ile yapılabilmektedir (Rolo et al., 2013). Bu çalışmada PET tıbbi görüntüleme sistemlerinde kullanım için TDC mimarilerinin çok geniş ölçekli tümleşim (Very Large Scale Integration, VLSI) benzetimleri gerçekleştirilmiştir. Tasarlanan TDC mimarileri ile PET görüntülerine daha iyi çözünürlük sağlayarak kanserli dokuların sağlıklı dokulardan daha belirgin bir şekilde ayırt edilebilmesi amaçlanmaktadır.

2. MATERYAL VE METOD

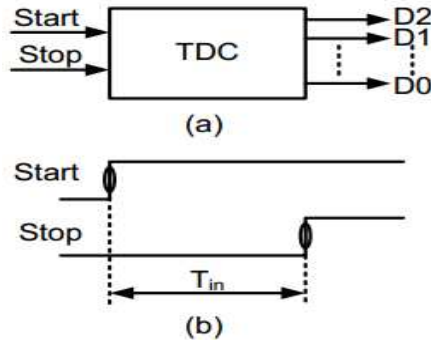
PET, halka şeklinde dizilmiş bir seri sintilasyon kristali ve bu kristallere birleştirilmiş foton çoğaltıcı tümlerden (PMT) oluşmuştur. PMT'den çıkan sinyali yükseltmek için kullanılan sinyal kuvvetlendirici devreler ve anihilasyon darbelerinin yakalanması için kullanılan sinyal yükseklik analizörleri (SCA), PET sisteminin temel bileşenlerindendir. Ayrıca pozisyonlama için TDC-FPGA sisteminden oluşan sayısallaştırma devreleri ve nihai görüntüyü elde etmek ve düzenlemek için kullanılan bilgisayar ünitesi ve görüntüleme sistemi PET sistemlerinde kullanılmaktadır (B. J. Lee, Chang, & Levin, 2018). Şekil 3'de PET cihazında anihilasyon olayının tespitinden, görüntü oluşumuna kadar olan aşamalar verilmiştir.



Şekil 3. PET sistemi

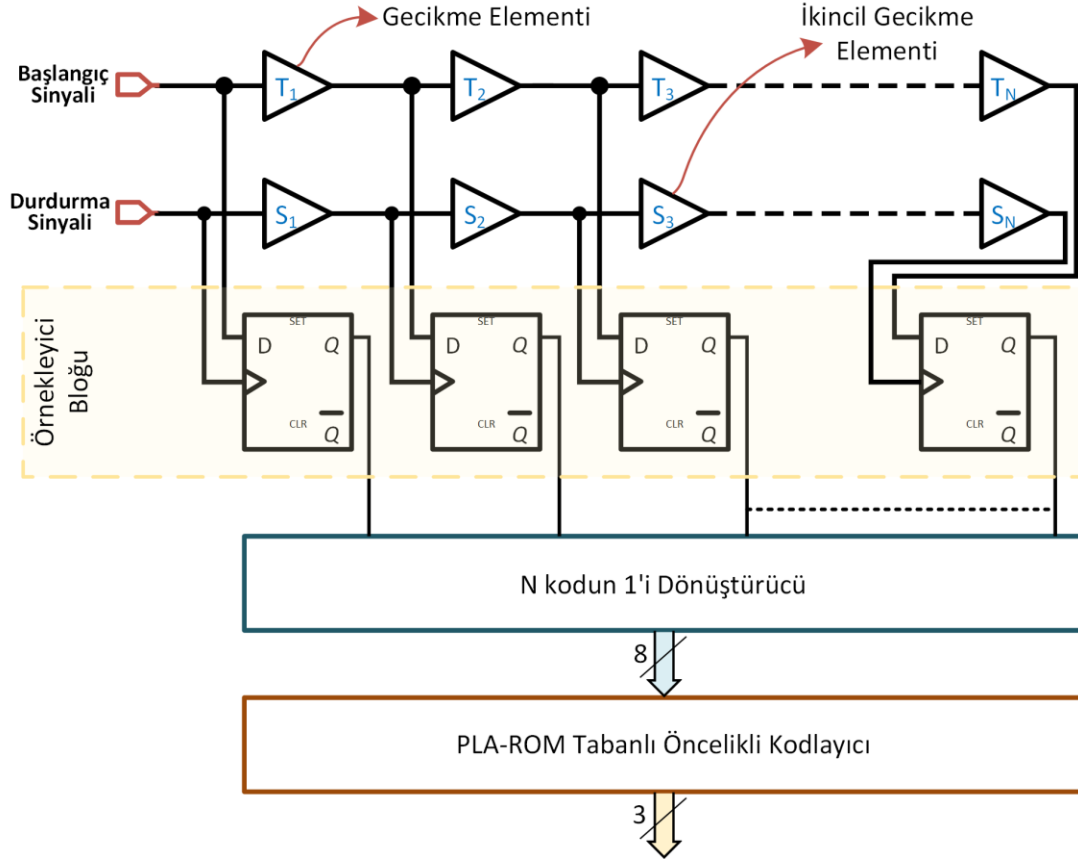
2.1. TDC Mimarisi

TDC, iki sinyal arasındaki küçük zaman farklarını ("Başlat" ve "Durdur" olarak tanımlanır) ölçen ve bu zaman aralığının sayısal gösterimlerini sağlayan bir elektronik entegre devredir. TDC'nin temel blok diyagramı Şekil 4(a)'da gösterilmiştir. Bir TDC'nin işlevi ADC ile aynıdır. TDC, ADC'lerdeki voltaj veya akım farkları yerine zaman farkıyla ilgilidir. Şekil 4(b)'de görüldüğü gibi ölçülen süre, Başlat ve Durdur'un pozitif kenarları arasındaki faz farkı olarak tanımlanır (Zanuso, Levantino, Samori, & Lacaita, 2010). Giriş sürekli zaman sinyalleridir. Çıktılar sayısal kodlardır.



Şekil 4. Zaman-sayısal dönüştürmenin temeli (Gao, Gao, Hu-Guo, & Hu, 2011)

Bu çalışmada Vernier gecikme hattı (VDL) tabanlı bir TDC mimarisi yaklaşımı önerilmektedir. Tasarımı yapılan VDL TDC mimarisinin şematik gösterimi Şekil 5’de gösterilmiştir. Bu mimaride ölçümler Vernier cetveli ölçüm prensibine dayanmaktadır. Farklı evirici yapılarından oluşturulan gecikme süreleri farklı iki gecikme hücresi, iki farklı gecikme hattına yerleştirilir. Vernier yöntemi kullanılarak iki gecikme hücresinin gecikme süreleri arasındaki fark ölçülebilir. Geciken sinyallerin hangisinin devreye daha erken geldiği karar verici devreler aracılığı ile kaydedilir ve örneklenir (Wang & Dai, 2017).

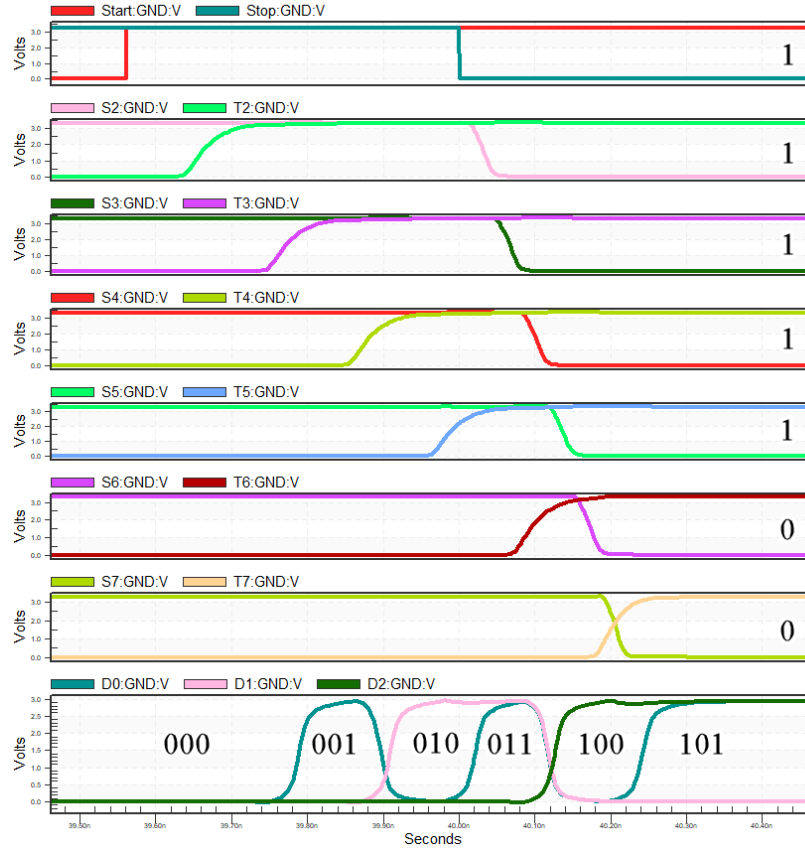


Şekil 5. Vernier gecikme hattı tabanlı TDC blok diyagramı

Bu mimaride başlangıç sinyali ve durdurma sinyali yok olma olayı sonucu oluşan iki gama fotonunun karşılıklı sıralanmış dedektörlere ulaşma zamanını temsil etmektedir. Başlangıç sinyali gecikme elementi olarak nitelendirilen katlı evirici yapısından geçirilerek geciktirilir. Eş zamanlı olarak durdurma sinyali de ikincil gecikme elementi olarak nitelendirilen evirici yapısından geçirilerek geciktirilir. Başlangıç sinyali durdurma sinyaline göre daha fazla evirici yapısından geçirildiği için daha çok gecikmeye maruz kalır. Geciktirilen sinyallerin birbirine göre konumlarından o anki zaman farkı ölçümü sayısallaştırılabilir. Örnekleyici bloğu temel D flip flop yapılarından oluşmaktadır. Geciken başlangıç sinyalleri geciken durdurma sinyallerinden önce örnekleyici bloğuna ulaşırsa örnekleyici çıkışları lojik-1 seviyesine ayarlanır. Geciken başlangıç sinyalleri geciken durdurma sinyallerinden daha sonra örnekleyici bloğuna ulaşırsa örnekleyici çıkışları lojik-0 seviyesine ayarlanır. İki sinyal arasındaki mesafe bazlı bu ölçüm Vernier prensibi olarak tanımlanır. Örnekleyici bloğunun çıkışları termometre kod dizisi şeklindedir. Bu çıkışlar sonrasında N kodun 1'i dönüştürücü ve öncelikli kodlayıcı yapıyla termometre kodundan sayısal ikilik kodlara dönüştürülür.

3. SONUÇ

Tasarlanan VDL TDC mimarisinin 45nm CMOS transient simülasyon analizi Şekil 6’da gösterilmiştir. ‘T’ harfiyle nitelendirilen gecikmiş başlangıç sinyalleri ‘S’ harfiyle nitelendirilen gecikmiş durdurma sinyallerinden ilk 5 gecikmede örnekleyici bloğuna daha önce ulaşmıştır. Bu sinyaller dijital çıkışlara lojik-1 olarak atanmıştır. Kalan yüksek seviyeli sinyaller ise lojik-0 olarak atanmıştır. Öncelikli kodlayıcı yapısı ise bu sinyalleri ‘101’ şeklinde ikilik çıkış olarak sayısallaştırmıştır.



Şekil 6. Vernier TDC transient simülasyon analizi

4. TARTIŞMA

Bu çalışmada PET tıbbi görüntüleme cihazlarında kullanım için 45nm CMOS teknoloji boyutunda VDL tabanlı TDC mimarisinin tasarımı gerçekleştirilmiş ve tasarlanan mimarinin giriş çıkış gerilim ilişkisi ile güç analizleri simülasyonları gerçekleştirilmiştir. VDL TDC mimarisinde TDC çözünürlüğü iki gecikme elementinin gecikme sürelerine bağlıdır. Tasarımı yapılan mimaride başlangıç sinyali 2,5 ns anından başlayarak ~102,7 ps aralıklarla geciktirilmiştir. Durdurma sinyali ise 4 ns anından başlayarak ~77,7 ps zaman aralıklarıyla geciktirilmiştir. Bu sayede tasarlanan mimarinin zamansal çözünürlüğü $102,7 - 77,7 = 25$ ps mertebesinde gerçekleşmiştir. Tasarımda uzunluğu 45 nm genişliği 1,5 μ m 429 adet özdeş MOSFET kullanılmış olup 1 V besleme geriliminde ortalama güç tüketimi çok düşük seviyede, 1,62681 mW olarak gerçekleşmiştir. Önerilen VDL tabanlı TDC mimarisi ulaştığı 25 ps zamansal çözünürlük ve çok düşük güç tüketimi ile PET görüntüleme sistemlerinde kullanım için tasarlanacak tam bir çip yapısına kaynak oluşturabilir. Bununla birlikte TDC’nin zamansal çözünürlüğü evirici tabanlı gecikme elementlerinin Gate gecikmesine bağlı olduğu için tasarımı yapılacak daha düşük Gate gecikmesine sahip yapılarla daha hassas zamansal çözünürlüklere erişilebilir.

KAYNAKLAR

- An, S.-M., Son, K.-S., An, T.-J., & Kang, J.-K. (2019). Design of a Third-Order Delta-Sigma TDC With Error-Feedback Structure. *IEICE Electronics Express*, 16(3), 1-10. doi:10.1587/elex.16.20181064
- Bailey, D. L., Maisey, M. N., Townsend, D. W., & Valk, P. E. (2005). *Positron Emission Tomography* (3rd Edition ed.). Cham, Switzerland: Springer International Publishing.
- Braga, L. H. C., Gasparini, L., Grant, L., Henderson, R. K., Massari, N., Perenzoni, M., . . . Walker, R. (2013, 17-21 February, 2013). *An 8×16 -Pixel 92kSPAD Time-Resolved Sensor With on-Pixel 64ps 12b TDC and 100MS/s Real-Time Energy Histogramming in 0.13 μm CIS Technology for PET/MRI Applications*. Paper presented at the 2013 IEEE International Solid-State Circuits Conference Digest of Technical Papers, San Francisco, California (USA).
- Cheng, Z., Deen, M. J., & Peng, H. (2016). A Low-Power Gateable Vernier Ring Oscillator Time-to-Digital Converter for Biomedical Imaging Applications. *IEEE transactions on biomedical circuits and systems*, 10(2), 445-454.
- Chernushevich, I. V., Loboda, A. V., & Thomson, B. A. (2001). An Introduction to Quadrupole–Time-of-Flight Mass Spectrometry. *Journal of Mass Spectrometry*, 36(8), 849-865.
- Gambhir, S. S. (2002). Molecular Imaging of Cancer With Positron Emission Tomography. *Nature Reviews*, 2(9), 683-693.
- Gao, W., Gao, D., Hu-Guo, C., & Hu, Y. (2011). Integrated High-Resolution Multi-Channel Time-to-Digital Converters (TDCs) for PET Imaging. In A. Laskovski (Ed.), *Biomedical Engineering, Trends in Electronics, Communications and Software* (2011 Edition ed., pp. 295-316). Rijeka, Croatia InTech.
- Jahromi, S., Jansson, J., Nissinen, I., Nissinen, J., & Kostamovaara, J. (2015, 14-18 September, 2015). *A Single Chip Laser Radar Receiver With a 9×9 SPAD Detector Array and a 10-Channel TDC*. Paper presented at the ESSCIRC Conference 2015-41st European Solid-State Circuits Conference (ESSCIRC), Graz, Austria.
- Khalil, M. M. (2016). *Basic Science of PET Imaging* (1st Edition ed.). Gewerbestrasse, Switzerland: Springer International Publishing.
- Kim, M.-S., Cho, K.-I., Kwak, Y.-S., Lee, S., Choi, J., & Ahn, G.-C. (2017). A 19.5 ps-LSB Vernier-Type Time-to-Digital Converter for PET. *Journal of Semiconductor Technology and Science*, 17(6), 800-805.
- Lee, B. J., Chang, C.-M., & Levin, C. S. (2018). PET System Technology Designs for Achieving Simultaneous PET/MRI. In A. Iagaru, T. Hope, & P. Veit-Haibach (Eds.), *PET/MRI in Oncology: Current Clinical Applications* (1st Edition ed., pp. 1-26). Cham, Switzerland: Springer International Publishing.
- Lee, M., Kim, S., Park, H.-J., & Sim, J.-Y. (2019). A 0.0043-mm² 0.3–1.2-V Frequency-Scalable Synthesized Fractional-N Digital PLL With a Speculative Dual-Referenced Interpolating TDC. *IEEE Journal of Solid-State Circuits*, 54(1), 99-108.
- Mhiri, M., Saad, S., Hammadi, A. B., & Besbes, K. (2017). A New Hybrid TDC Based on GRO-Pseudo Delay Architecture With Fractional Code and Wide Time Range Detection for Divider-Less ADPLL. *Analog Integrated Circuits and Signal Processing*, 93(2), 265-275.

Rolo, M. D., Bugalho, R., Goncalves, F., Mazza, G., Rivetti, A., Silva, J. C., . . . Varela, J. (2013). TOFPET ASIC for PET Applications. *Journal of Instrumentation*, 8(02), C02050.

Sitek, A. (2012). Data Analysis in Emission Tomography Using Emission-Count Posteriors. *Physics in Medicine Biology*, 57(21), 6779-6795.

Straayer, M. Z., & Perrott, M. H. (2008). A 12-Bit, 10-MHz Bandwidth, Continuous-Time $\Sigma\Delta$ ADC With a 5-Bit, 950-MS/s VCO-Based Quantizer. *IEEE Journal of Solid-State Circuits*, 43(4), 805-814.

Sudo, Y., & Haneda, H. (2019). USA Patent No. U.S. Patent and Trademark Office.

Swann, B. K., Blalock, B. J., Clonts, L. G., Binkley, D. M., Rochelle, J. M., Breeding, E., & Baldwin, K. M. (2004). A 100-ps Time-Resolution CMOS Time-to-Digital Converter for Positron Emission Tomography Imaging Applications. *IEEE Journal of Solid-State Circuits*, 39(11), 1839-1852.

Wang, H., & Dai, F. F. (2017, 11-14 September, 2017). *A 14-Bit, 1-ps Resolution, Two-Step Ring and 2D Vernier TDC in 130nm CMOS Technology*. Paper presented at the ESSCIRC 2017-43rd IEEE European Solid State Circuits Conference, Leuven, Belgium.

Wang, H., Dai, F. F., & Wang, H. (2018). A Reconfigurable Vernier Time-to-Digital Converter With 2-D Spiral Comparator Array and Second-Order $\Delta\Sigma$ Linearization. *IEEE Journal of Solid-State Circuits*, 53(3), 738-749.

Zanuso, M., Levantino, S., Samori, C., & Lacaita, A. (2010, 7-11 February, 2010). *A 3MHz-BW 3.6 GHz Digital Fractional-N PLL With Sub-Gate-Delay TDC, Phase-Interpolation Divider, and Digital Mismatch Cancellation*. Paper presented at the 2010 IEEE International Solid-State Circuits Conference-(ISSCC), San Francisco, California (USA).