

**Anritsu** Advancing beyond

# シグナル クオリティ アナライザ-R

PCIe/USB/Thunderbolt テストソリューション\*

## MP1900A

**SQA-R**



\* : PAM4テストソリューションについては、「32G/64G NRZ/PAM4  
シグナルインテグリティテストソリューション」カタログ  
(MP1900A\_64G-J-A-1)を参照ください



# 400 GbE/800 GbEも、PCIe Gen5/6も。

スマートフォンやモバイル端末によるデータ通信量の増加に伴い、ネットワークインタフェースは200G/400Gに高速化し、PCIバスインタフェースも10Gを超えていきます。そして、これらのインタフェースを使用する機器やチップセットには、マルチチャネル、マルチプロトコルが搭載されています。

MP1900Aは、これら高速インタフェースの物理層評価をサポートするための、優れた拡張性を持つ高性能 BERT です。この1台で次世代 Ethernet からバスインタフェースまでの評価を開発初期段階からトータルにサポートします。

## MP1900A シグナル クオリティ アナライザ-R



Certified for  
PCIe Gen 3/4/5  
USB3.2  
Thunderbolt3

PCIe Gen6  
Base Test  
Ready

PCIe/USB3.2  
Sequence Editor  
for  
Troubleshooting

USB4  
USB3.2 ×2  
Compliance Test  
Ready

### 優れた拡張性

高速 Ethernet と PCI Express 両インタフェースのテストを1台でサポート

最大 512 Gbit/s の伝送容量をサポート

- 32G 帯：16ch NRZ、8ch PAM4
- 64G 帯：4ch NRZ、4ch PAM4

8 スロット モジュール追加拡張が可能

MP1800A シリーズのモジュールも活用可能

### シグナル インテグリティ評価

10 タップ エンファシス内蔵

可変 ISI 機能

マルチバンド CTLE

CDR 機能 (SSC 対応)

各種ジッタ (SJ/RJ/BUJ/SSC) 付加機能

ユーザ定義可能な SSC プロファイル機能

電圧ノイズ (CM/DM/ガウシアン) 付加機能

### リンクトレーニング

Protocol Aware な PCI Express と USB  
リンクトレーニング、LTSSM 解析機能を搭載し、  
レーザテストをサポート

PCI Express Gen1/2/3/4/5 に対応  
USB3.2 Gen1/2×1 に加え、×2 に対応

Sequence Editor によるリンクトレーニングの  
トラブルシューティングに対応

### 高品質波形・高感度

低残留ジッタデータ出力 (115 fs rms)

高感度データ入力 (15 mV)

動作ビットレート 2.4 Gbit/s ~ 32.1 Gbit/s



## 対象アプリケーション

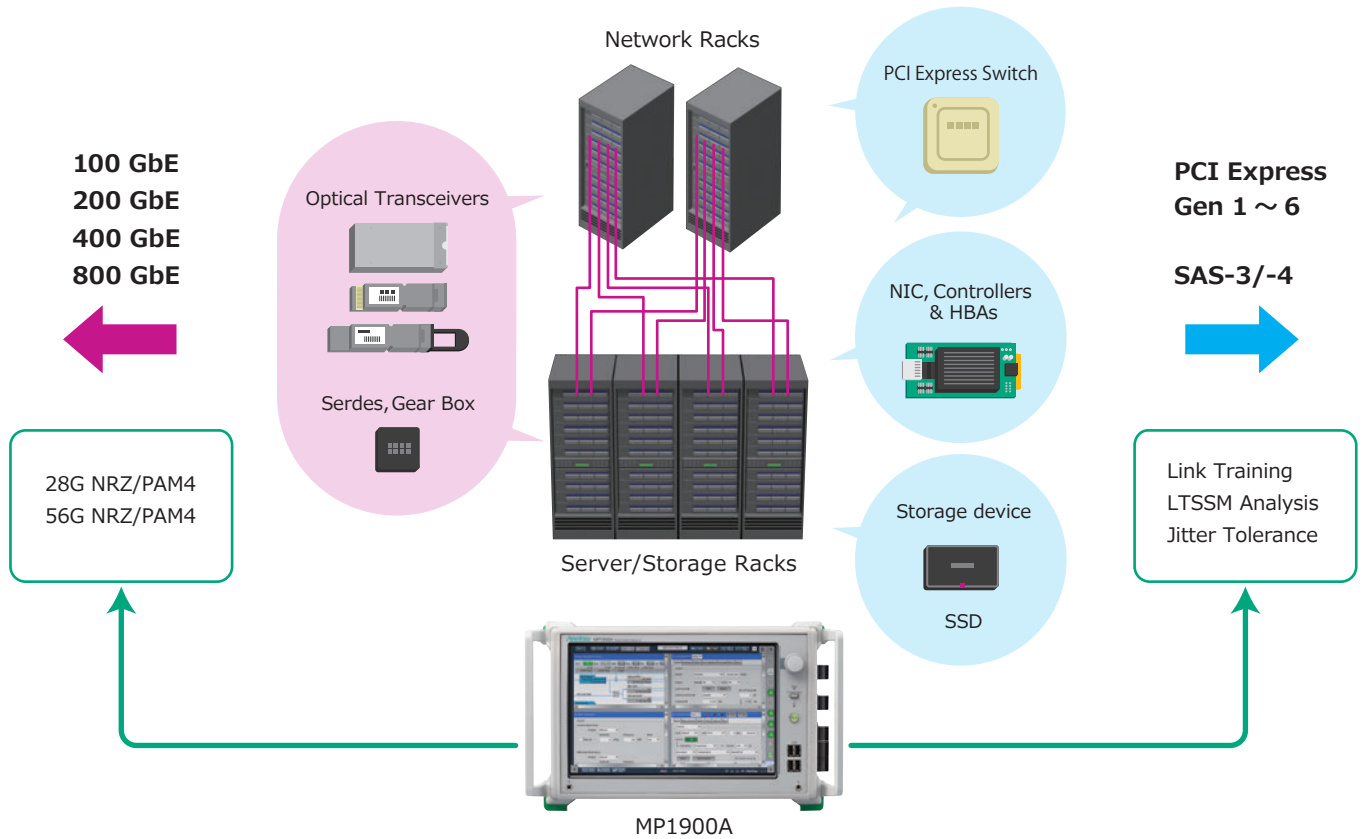
100 GbE/200 GbE/400 GbE/800 GbE、CEI-25G/28G/56G/112G、InfiniBand EDR/HDR、Fibre Channel  
 PCI Express Gen1/2/3/4/5/6、Thunderbolt 1/2/3、USB3.2/4 Type C、SAS-3/-4、DP1.4  
 Optical module、SERDES、AOC、High-speed Interconnect



## 優れた拡張性

### NRZ/PAM4の次世代ネットワークインターフェースと高速シリアルバス評価を1台で対応

シグナルクオリティアナライザ-R MP1900Aは、モジュラー形式のビットエラーレートテスタ (BERT) です。広帯域でマルチチャネルの高品質NRZ/PAM4信号を出力するパルスパターン発生器 (PPG)、高感度入力のエラー検出器 (ED)、ジッタ耐力試験用ジッタ変調源などを搭載し、次世代Ethernetなどの機器外インターフェースの伝送評価に対応しています。さらに、電圧ノイズ耐力試験用ノイズ発生源や10タップエンファシス (オプション) を内蔵し、ハイスピードシリアルデータテストソフトウェアを使用することにより、高速化が進むPCI Express、USB、Thunderbolt、SASおよびDPのレシーバの設計検証の効率化を実現します。



ハイコストパフォーマンス  
スペースファクタの向上  
検証期間の短縮

Ethernet 評価

+

PCI Express 評価

=



MP1900A

1台で高速ネットワークと高速シリアルバスの両方を評価できます

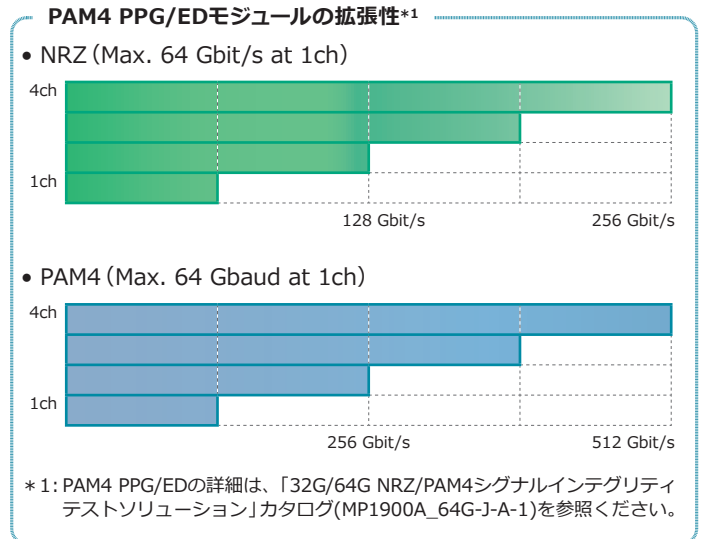
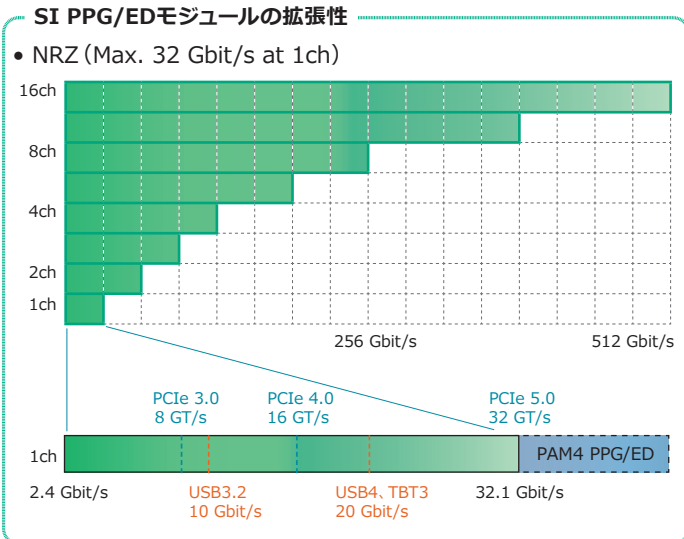
## 優れた拡張性

### あらゆる伝送レート/フォーマット マルチチャンネル測定要求にすばやく柔軟に対応

次世代の大容量伝送に向けて400 GbEが規格化されるなど、データ通信量の増加はとどまるところを知りません。

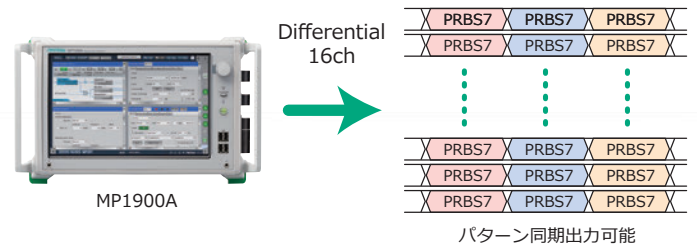
データ通信量の増加に対応するため、NRZ信号による高速化、マルチチャンネル化に加えて、PAM4信号の導入が進められています。

このような、マルチチャンネル化・伝送フォーマットの変化にいち早く対応するために、MP1900Aシリーズは必要とする機能を選択・追加できる8スロットプラグインモジュール式測定器を提供します。最新通信方式に対応できる柔軟な拡張性により、お客様の開発投資の効率化と商品の早期市場投入に貢献します。



8スロットの筐体には、PPG、ED、ノイズジェネレータのほか、既存のMP1800Aシリーズのモジュールを組み合わせて使用できます。21G/32G SI PPG/EDモジュールは、1モジュールあたり1ch、2chから選択でき、最大16チャンネルのPPGまたはEDを同時に実装できます。PAM4 PPG/EDモジュールは、1モジュールあたり1chの構成で、最大4チャンネルのPPGまたはEDを同時に実装できます。また、各チャンネルのパターンを同期することができるため、D/Aコンバータ、MUX、DEMUXの評価、クロストークやスキュー耐力の評価に適しています。

\* : 対応済マルチチャンネル構成とモジュールの組み合わせに関する詳細は、MP1900A セレクションガイド (MP1900A-J-Z-1) を参照してください。MP1900Aセレクションガイドに記載されたモジュール構成以外で使用する場合は、弊社営業担当までお問い合わせください。



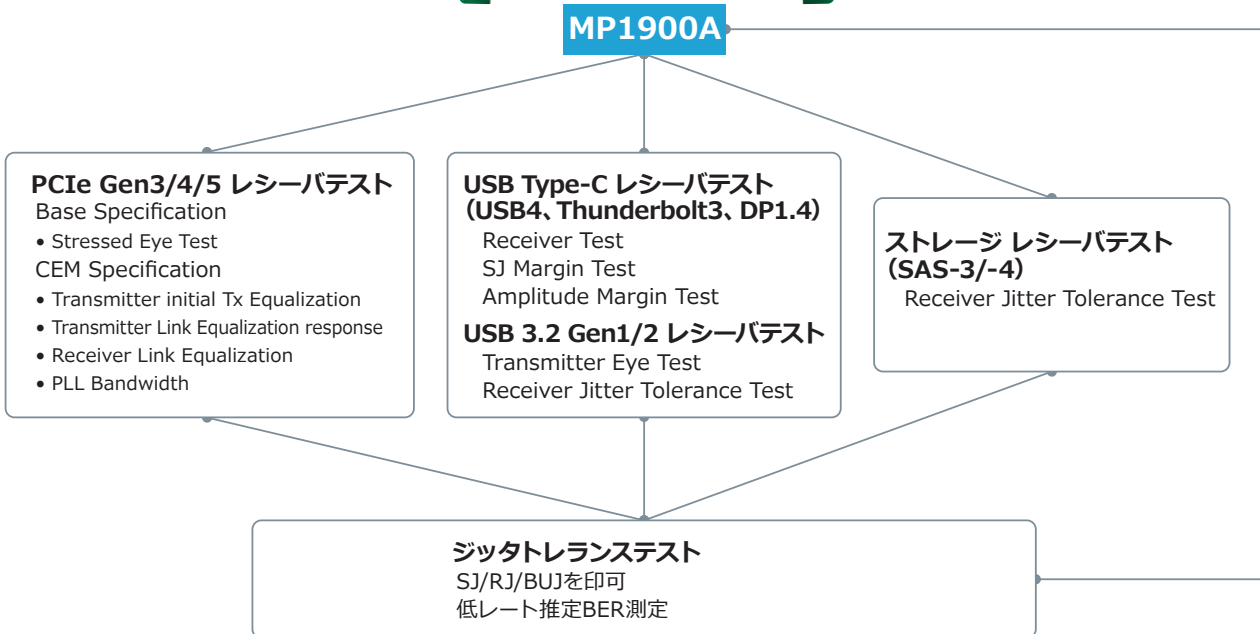
## 次世代高速デジタルインタフェースのレシーバテスト

IoTやクラウドコンピューティングの普及によりデジタル機器は膨大なデータを扱うようになり、機器のインタフェースは高速化とシリアル伝送化が進んでいます。これらのデジタル機器に使用されているPCI Express (PCIe)やUSBインタフェースは、膨大な伝送容量を扱います。そのため、PCIの次世代規格PCI Express Gen5は32 GT/sへ、USBのUSB3.2 Gen2は10 Gbit/sへ、USB4は20 Gbit/sへ、さらにUSB4 Type CはUSB3.2とThunderboltの双方に互換となり高速化します。

MP1900Aは広帯域BERTです。32 Gbit/s PPG、ED、ジッタ/ノイズ付加機能とアプリケーションソフトにより、高速化する次世代デジタルインタフェース規格 (CEI-28G/56G/112G、InfiniBand、100G/400G/800G Ethernet、Fibre Channel、Thunderbolt 3、PCI Express (PCIe)、USB、SAS、DP) の開発初期の段階から測定要求に対応します。



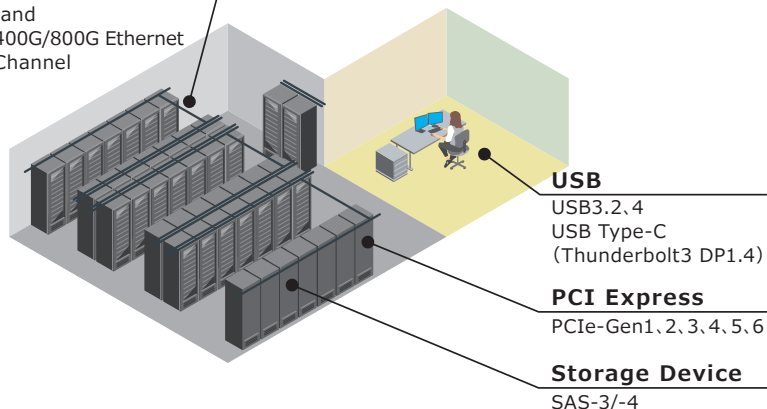
すべてのテストを  
1台でサポート



### 対象アプリケーション

#### General Interfaces

CEI-28G/56G/112G  
InfiniBand  
100G/400G/800G Ethernet  
Fibre Channel



### さまざまなアプリケーションに対応

イーサネット/PCI Express/SASなどの機器内外のインタフェースおよびUSB Type-Cコネクタ/ケーブルを介するUSB3.2/4/ThunderboltならびにDPIに対応。

MP1900AはPCI Express Gen3/4/5ならびにSASテストソリューションを同一構成でサポートしています。

# 充実したオートメーション

## 充実したオートメーションソフトウェア

高速シリアルBUSインタフェースのレシーバテストを自動化するオートメーションソフトウェアは、MP1900A (PPG/ED、ノイズ信号源、可変ISIチャネル) とリアルタイムオシロスコープを制御し、複雑な操作を必要とする信号のキャリブレーション、ジッタ耐カテスト、そしてレポート作成を自動化します。シンプルで再現性の高い測定が可能になり、テストエンジニアの負担を大幅に軽減します。

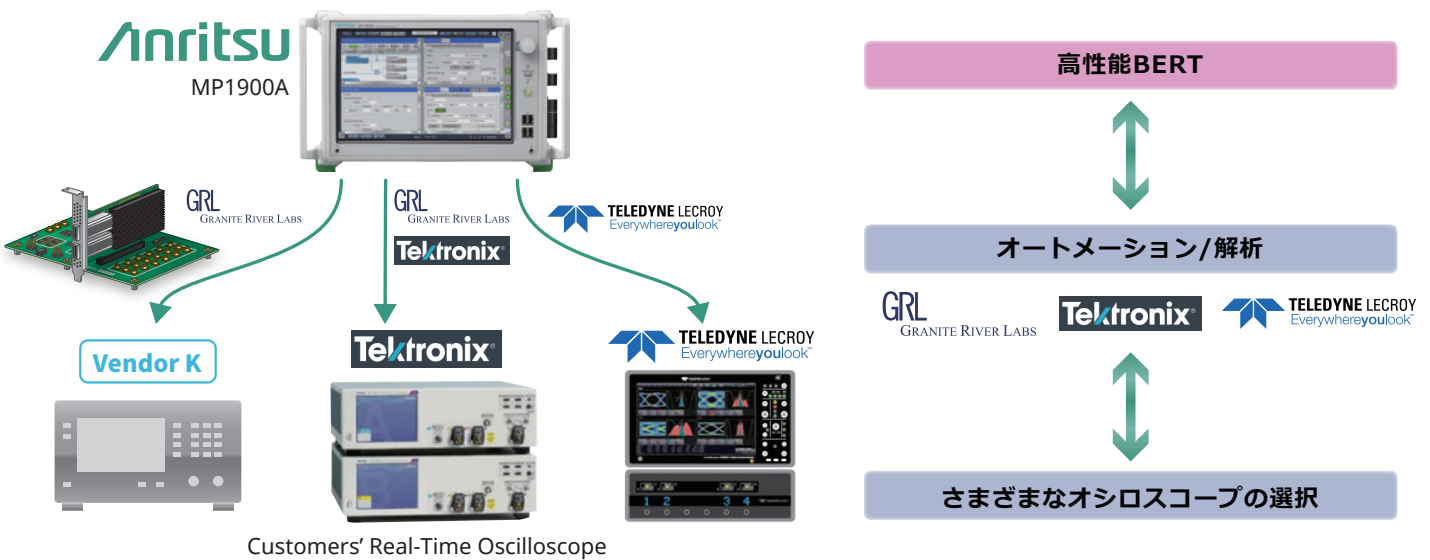
### 特長

- 各測定器の自動制御により、キャリブレーション、測定条件設定、テストをシンプルに実行可能
- 再現性の高いテスト信号のキャリブレーションとテストを実現
- 規格に規定されているジッタおよび振幅のPass/Failを自動測定可能
- 使用するオシロスコープが選択可能

## 使用するオシロスコープが選択可能

テスト信号のキャリブレーションのためにMP1900Aと組み合わせて使用するリアルタイムオシロスコープは、主要なメーカーの物を使用できます。保有資産を有効活用できるため、設備投資費削減に貢献いたします。

使用可能なリアルタイムオシロスコープとオートメーションソフトウェアの組み合わせについては、セクションガイド (MP1900A-J-Z-1) を参照してください。



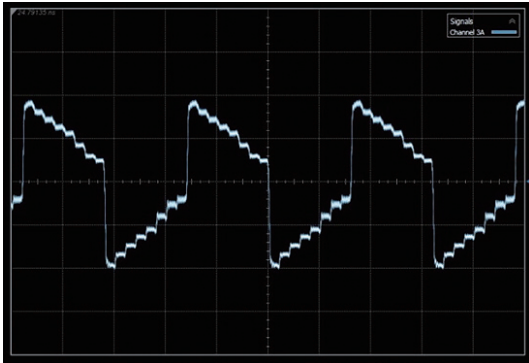


## SI PPG, SI ED, ノイズ発生をラインナップに加え、シグナルインテグリティ評価を強力にサポート

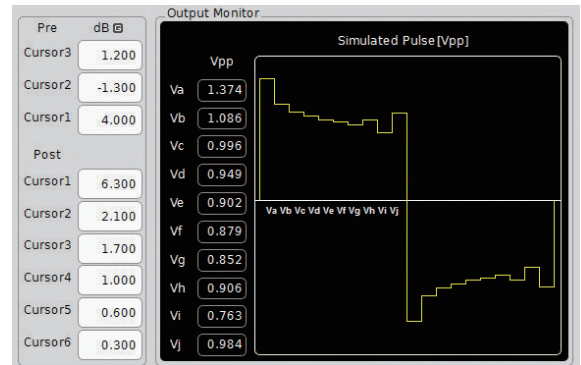
信号の高速化と省電力化に伴うシグナルインテグリティを確保するため、高速デバイスには伝送路損失を補償するための機能である、エンファシス、またはイコライザが実装されるようになりました。

### 10タップエンファシス

送信側の21G/32G bit/s SI PPG MU195020Aに内蔵の10タップエンファシス(オプション)は、さまざまなデバイスやチャンネルを模擬した(チャンネル通過後の損失を補償した)波形を再現性よく出力することができるため、設計検証の効率化に貢献します。



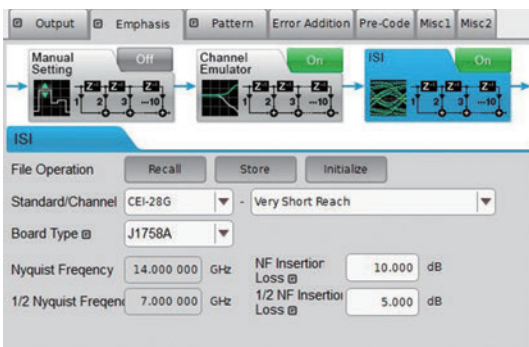
10タップ エンファシス機能を使用した波形調整例



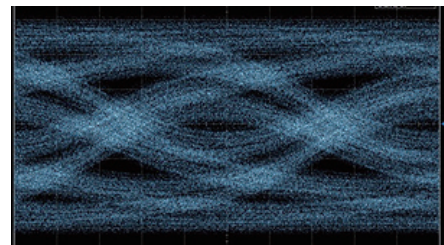
エンファシス設定画面例

さらに、Variable ISI (オプション)は、CEI-28G/25Gで規定されている周波数に対するチャンネルの損失値や、Sパラメータ情報を設定することにより、高速デバイスのTx-Rx間のチャンネル損失を模擬した信号の発生、および損失を補償した波形の出力を容易に行えます。これにより、複数のチャンネルボードを実際に試作せずとも、チャンネル損失に依存する高速デバイスの性能検証をシンプルに再現性良く行うことができ、開発期間短縮に貢献します。

\* Variable ISI (オプション)は、応用部品ISI Board J1758Aとの組み合わせ (J1758A選択)、または外部チャンネルボードとの組み合わせ (Not Specified選択) で使用可能



ISI設定画面例

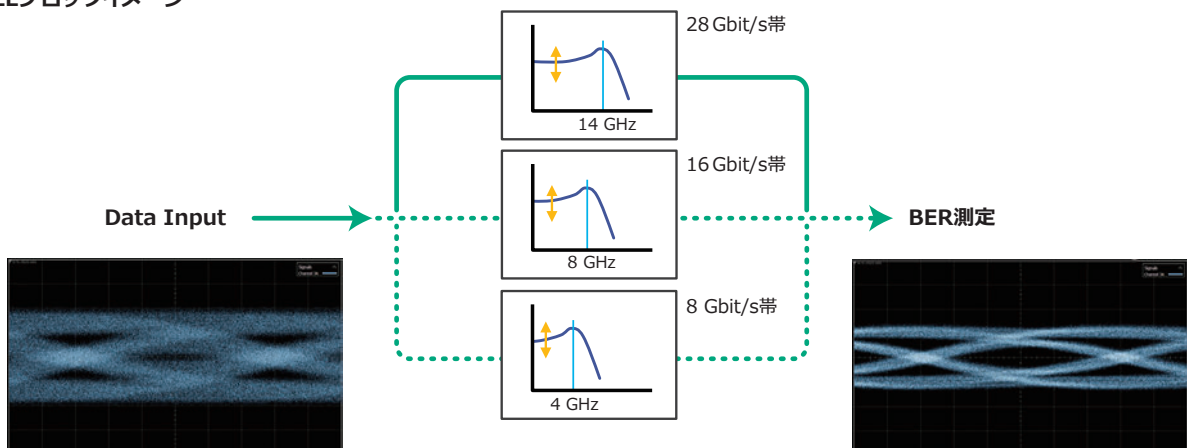


ISI, CEI-28G, 14 dB loss代表波形

### マルチバンドCTLE

受信側の21G/32G bit/s SI ED MU195040Aには、28 Gbit/s、16 Gbit/s、8 Gbit/s帯のマルチバンドの入力信号に対応するCTLE (オプション)を搭載しており、伝送損失によりEyeが閉じている場合でもBER測定を行えます。本器のCTLEはソフトウェアによるシミュレータではなくハードウェアによるイコライザであるため、テスト信号のBER検証や、被測定物のBER測定結果との比較など、現実に近い形で、送受信BER性能を検証できます。

#### 3-band CTLEブロックイメージ



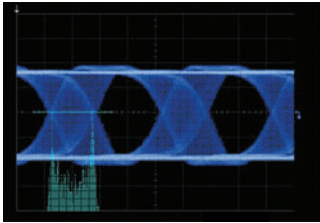
28 Gbit/s、-10 dB @14 GHzチャンネル通過波形

28 Gbit/s、CTLEによるEyeオープン波形

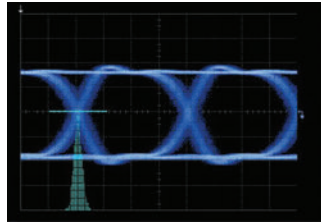


## ジッタ/ノイズ付加

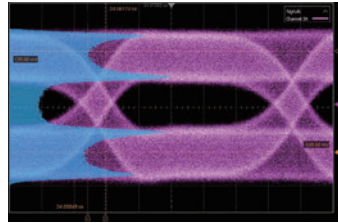
DUTのレシーバの入カストレス耐力を検証するには、ジッタや電圧ノイズを加えたストレス信号により、最も厳しい条件でBER測定を行います。MP1900Aシリーズでは、ジッタ変調源 MU181500B、ジッタトレランステスト MX183000A-PL001、そして、CM/DM/White電圧ノイズを付加することができるNoise Generator MU195050Aにより、さまざまなインタフェース規格に対応したレシーバの耐力試験を行えます。MP1900Aシリーズは、ジッタ/ノイズを加える前の高品質な信号と、リニアリティの高いジッタ/ノイズ付加機能により、レシーバのストレス耐力試験を強力にサポートします。



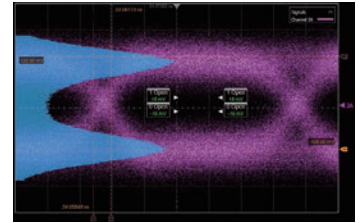
正弦波ジッタ (SJ)



ランダムジッタ (RJ)



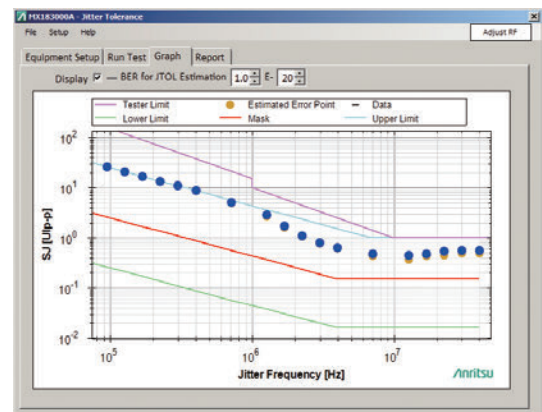
CM/DMノイズ



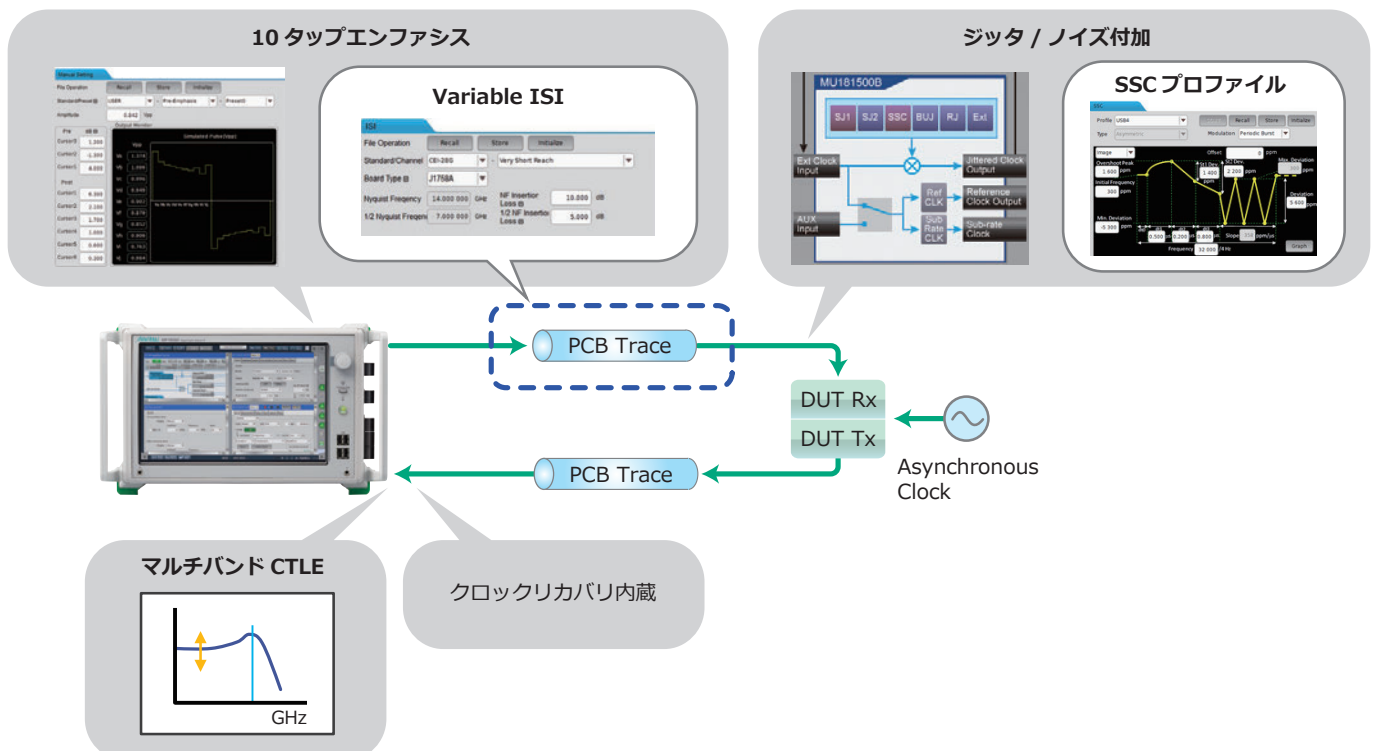
Whiteノイズ

## ジッタトレランステスト機能 (MX183000A-PL001)

- 汎用性の高いジッタ耐力測定可能
- SJ/RJ/BUJを印可し PHYデバイスのジッタ耐力試験が可能
- 各種規格に応じたマスク測定が可能
- 1E-12、1E-15などの低エラーレート推定機能により、測定時間短縮に貢献
- Binary、Upward、Downward、Binary + Linearの4種類の追い込み方法により、デバイス特性に応じた耐力点を測定が可能



低レート推定BER測定



# SI PPG/ED リンクトレーニング

PCI Expressや10 Gbit/sに高速化したUSB3.2の規格では、ホスト/デバイス間の相互接続性を実現するため、リンクを確立させた上で、ジッタ耐力試験などの物理層試験を行う必要があります。

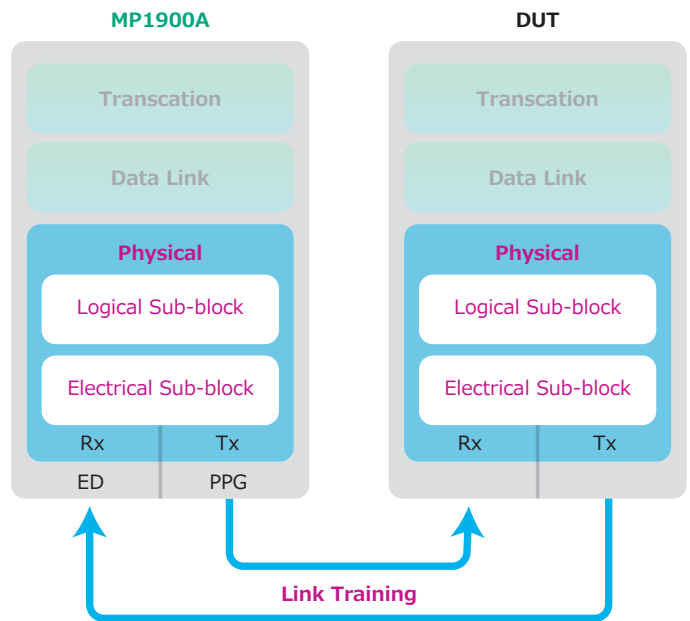
また、リンク確立に失敗した場合は、物理的な要因か論理的な要因かを切り分ける必要があります。

MP1900AシリーズのPCI Express/USB機能は、Protocol Awarenessであり、物理層の評価を行うために必要となるリンクトレーニング機能と、異常系の原因切り分けに役立つLTSSMの各ステートの遷移を検出する解析機能を備えています。さらに詳しいデバッグが必要な場合は、シーケンスエディタ機能(MU195020A-050)を使用してトレーニングシーケンスの発生タイミングを調整できます。

これにより、要因を切り分けながら検証を進めることができるため、PCI Express Gen1~5、そしてUSB3.2のレシーバの物理層評価を1台で効率よく完結させることができます。

そして、ジッタ耐力測定機能(MX183000A-PL001)と合わせて、一貫した高速シリアルインタフェースのレシーバテストをサポートします。

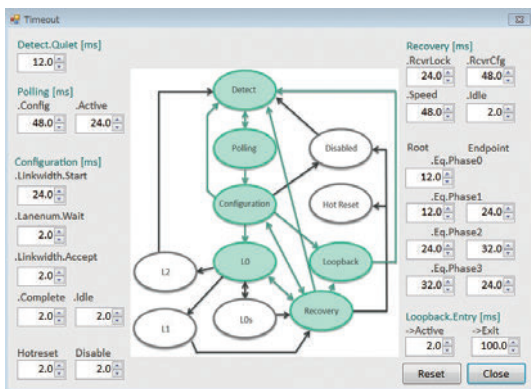
LTSSM : Link Training Status State Machine



Add-in Card, System Boardの物理層測定に対応

- Tx LEQ : Transmitter Link Equalization response Test
- Rx LEQ : Receiver Link Equalization Test
- Receiver Jitter Tolerance Test

## PCI Expressリンクトレーニング (MX183000A-PL021/PL025)

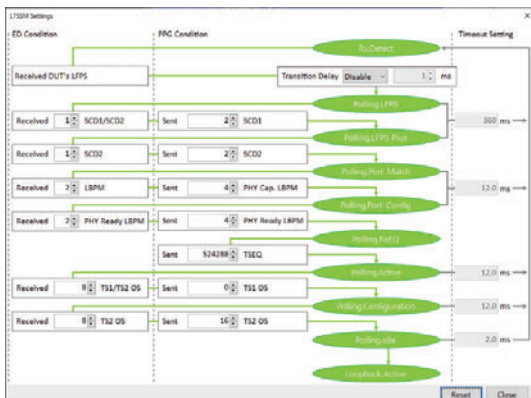


PCIeリンクトレーニングの状態遷移

Time [μs]	ΔTime [μs]	State	Speed[Sb/s]	Detect Preset	Error Count	Use Preset	Preset	Pre-cur.	Corner	Post-cursor	Detail
0	0	INITIAL	16.0	---	---	---	---	---	---	---	00 00 00 06 70 40 07 00 00 00
17200	17200	DETECT_QUITE	16.0	---	---	---	---	---	---	---	00 01 00 06 60 09 07 00 00 00
12017200	12000000	POLLING_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 02 00 05 64 19 07 00 00 00
12017296	96	DETECT_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 11 00 05 64 18 07 00 00 00
36017296	24000000	INITIAL	16.0	---	---	---	---	---	---	---	00 00 00 07 34 08 07 00 00 00
36017312	16	DETECT_QUITE	16.0	---	---	---	---	---	---	---	00 02 00 03 34 09 07 00 00 00
40017312	12000000	DETECT_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 02 00 02 02 30 07 00 00 00
40017320	8	POLLING_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 11 00 02 02 30 07 00 00 00
72017320	24000000	INITIAL	16.0	---	---	---	---	---	---	---	00 00 00 07 04 09 07 00 00 00
72017344	24	DETECT_QUITE	16.0	---	---	---	---	---	---	---	00 01 00 07 05 01 07 00 00 00
84017344	12000000	DETECT_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 02 00 06 00 61 07 00 00 00
84017360	16	POLLING_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 11 00 06 00 61 07 00 00 00
100017360	24000000	INITIAL	16.0	---	---	---	---	---	---	---	00 00 00 04 77 23 07 00 00 00
280017376	16	DETECT_QUITE	16.0	---	---	---	---	---	---	---	00 02 00 04 77 25 07 00 00 00
120017376	12000000	DETECT_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 00 00 03 63 05 07 00 00 00
120017392	16	POLLING_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 11 00 03 62 07 07 00 00 00
144017392	24000000	INITIAL	16.0	---	---	---	---	---	---	---	00 00 00 03 21 47 07 00 00 00
144017408	16	DETECT_QUITE	16.0	---	---	---	---	---	---	---	00 01 00 03 21 48 07 00 00 00
156017408	12000000	DETECT_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 02 00 00 02 05 08 07 00 00 00
156017424	16	POLLING_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 11 00 00 02 05 08 07 00 00 00
180017424	24000000	INITIAL	16.0	---	---	---	---	---	---	---	00 00 00 05 03 48 07 00 00 00
180017440	16	DETECT_QUITE	16.0	---	---	---	---	---	---	---	00 01 00 05 03 49 07 00 00 00
192017440	12000000	DETECT_ACTIVE_S01	16.0	---	---	---	---	---	---	---	00 02 00 04 06 02 07 00 00 00

LTSSMの各ステートの遷移を検出するLTSSMログ

## USBリンクトレーニング (MX183000A-PL022/PL023)



USBリンクトレーニングの状態遷移

Time [μs]	ΔTime [μs]	State	Speed[Sb/s]	Detail
0	0	INITIAL	10.0	00 00 00 00 00 00 00 00 00 00
6,945,704	24	DETECT_ACTIVE	10.0	00 01 00 00 00 00 00 00 00 00
6,945,720	60,400	POLLING_LFPD_CS01	10.0	00 12 00 00 00 00 00 00 00 00
7,015,160	121,864	POLLING_LFPD_PLUS	10.0	00 14 00 00 00 00 00 00 00 00
7,137,032	71,808	POLLING_LFPD_INSCD	10.0	00 15 00 00 00 00 00 00 00 00
7,208,840	89,048	POLLING_PORT_MARGIN	10.0	00 16 00 00 00 00 00 00 00 00
7,297,808	110,000	POLLING_PORT_CONFIG_READY	10.0	00 17 00 00 00 00 00 00 00 00
7,407,360	26,392	POLLING_PORT_LINK_SPM	10.0	00 18 00 00 00 00 00 00 00 00
7,434,380	7,178,248	POLLING_EXREQ	10.0	00 1A 00 00 00 00 00 00 00 00
14,611,808	2,176	POLLING_ACTIVE	10.0	00 1B 00 00 00 00 00 00 00 00
14,614,784	2,192	POLLING_CONFIGURATION	10.0	00 1C 00 00 00 00 00 00 00 00
14,616,976	24	POLLING_IDLE	10.0	00 1D 00 00 00 00 00 00 00 00
14,617,000	0	LOOPBACK_ACTIVE	10.0	00 04 00 00 00 00 00 00 00 00

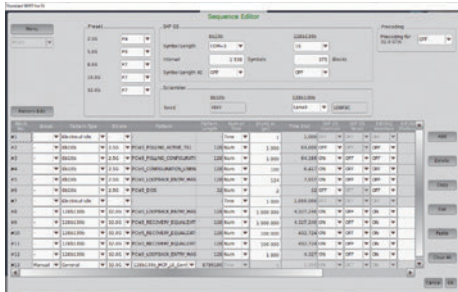
LTSSMの各ステートの遷移を検出するLTSSMログ

# SI PPG/ED Sequence Editor

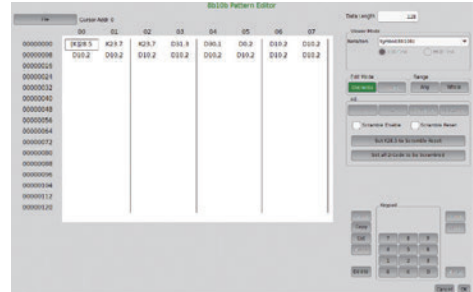
PCIe ExpressやUSB3.2の試験においては、リンクトレーニングによるステート制御が必須です。しかしながらデバイスの検証において、リンクトレーニングが正常に動作せずテストを実施できない場合があります。

MP1900AのSequence Editorは、PCIe Gen1/2/3/4/5、USB3.1 Gen1/2のPHYレイヤのプロトコルで使用されるオーダーセットをPPGから出力することで、DUTの状態を強制的に遷移させる際に、使用されるオーダーセットの情報や、送信する個数、送信順番を任意に設定可能としており、リンクトレーニングで正常に動作しないステートでの遷移条件を変えることで、リンクアップできない原因を解析できます。

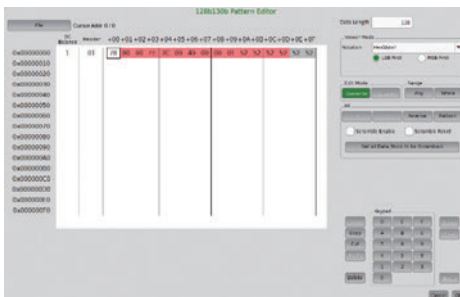
## Sequence Editor Function (MU195020A-050)、Sequence Editor Function PCIe 5 Extension (MU195020A-051)



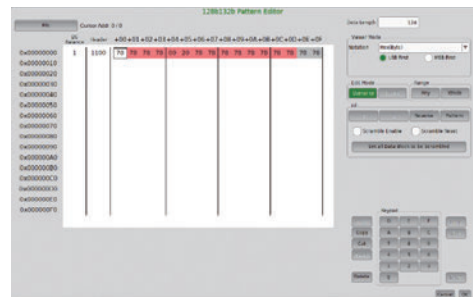
Sequence Editor設定



PCIe/USB 8B/10B 編集



PCIe 128B/130B 編集



USB 128B/132B 編集

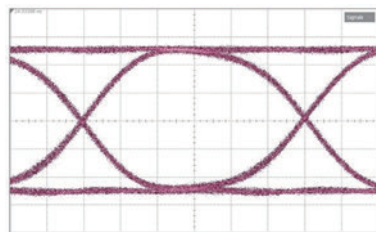
# SI PPG/ED 高品質波形・高感度

## 低雑音・高品質BERT、低残留ジッタデータ出力、高感度・広帯域入力

近年の伝送レートの高速化とPAMフォーマットの導入により、被測定物の設計マージン確保はより重要な課題となってきました。設計者は、十分なマージンが確保できているかをより正確に検証することが求められるようになってきています。そのため、測定器の持つノイズや残留ジッタのような不確定要素が測定結果に与える影響が無視できなくなりました。新規開発によって強化された業界最高レベルの低ジッタPPGと高感度EDは、被測定物のマージンをより正確に測定できるため、開発・検証の効率向上に貢献します。

## 低残留ジッタデータ出力PPG

MU195020A PPGは、残留ジッタ 115 fs rmsを実現しました。



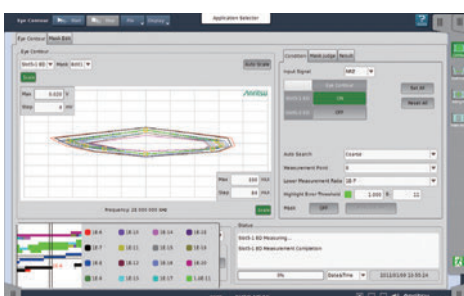
28.1 Gbit/s PRBS 2<sup>31</sup> - 1  
Typical Output Waveform



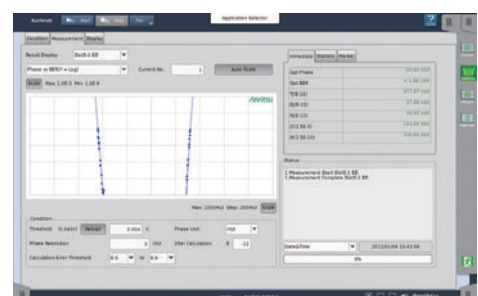
Low intrinsic RJ 115 fs rms

## 高感度・広帯域入力 ED

ED入力のアナログ帯域は40 GHzを確保。十分な帯域を確保したことにより、小信号入力時でも再現性の高いEyeマージンの特性評価を行えます。



50 mVp-pの小信号入力時のEye Contour測定例

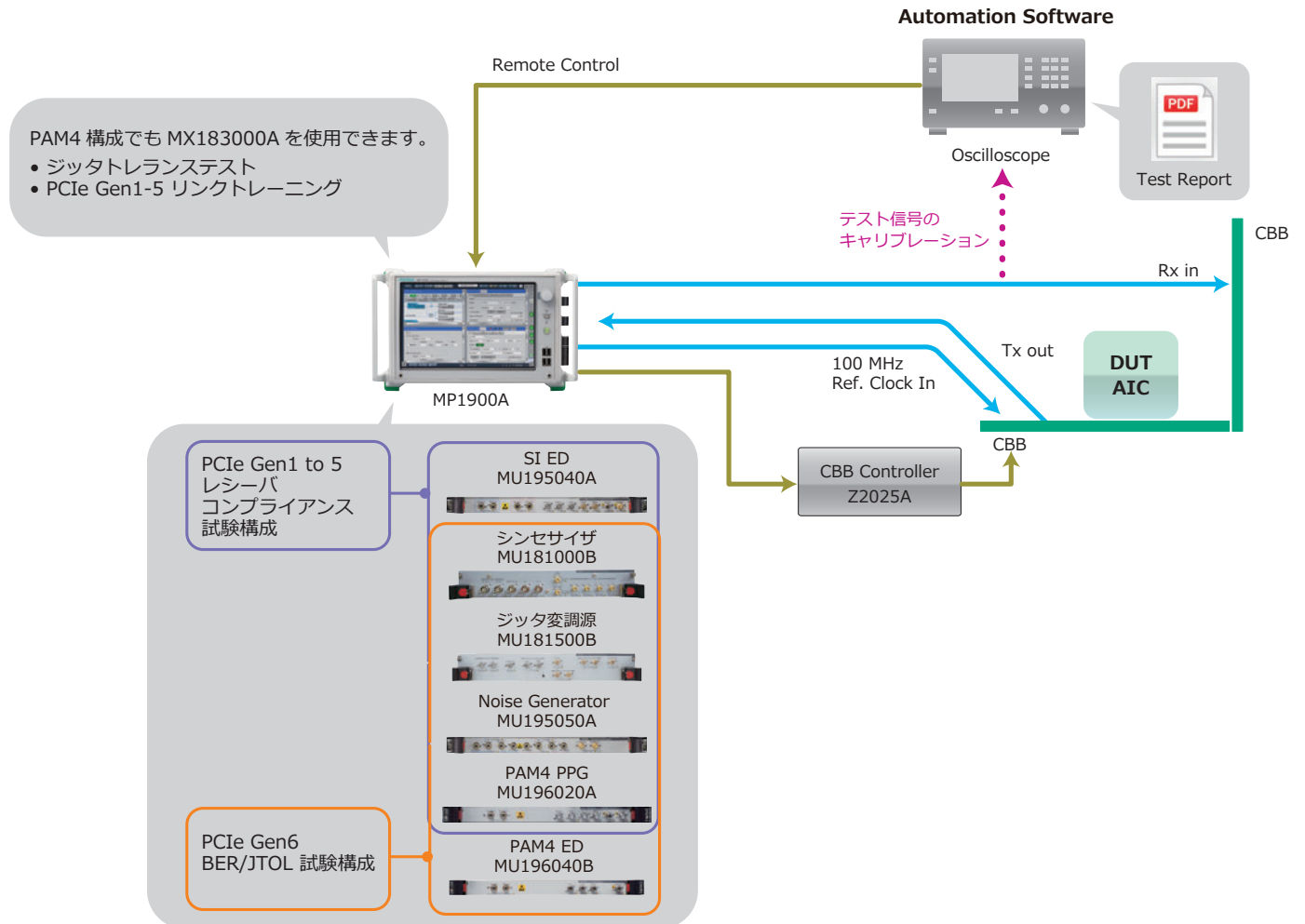


バスタブ測定例

## 将来の拡張

PCIeでは次世代となるGen6でPAM4インターフェースの採用が決定されました。  
MP1900AはPAM4 PPGモジュールでリンクネゴシエーションなど、PCIe Gen1からGen5の測定をサポートします。  
これにより、PCIe Gen6への移行をスムーズに行うことができます。\*

\* : Gen6のコンプライアンステスト対応に関しては、弊社営業担当までお問い合わせください。

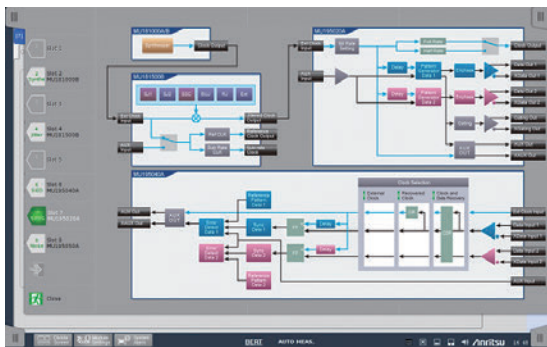




## 新システムビュー・ユーザインターフェイスとマルチウィンドウによる操作性の向上

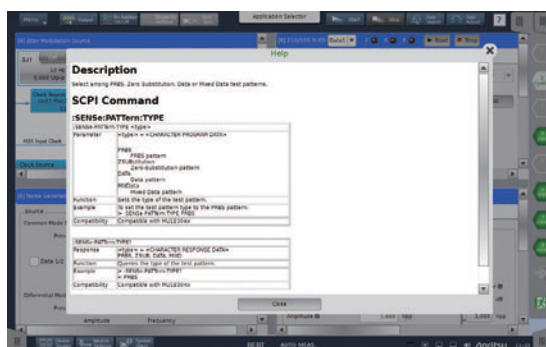
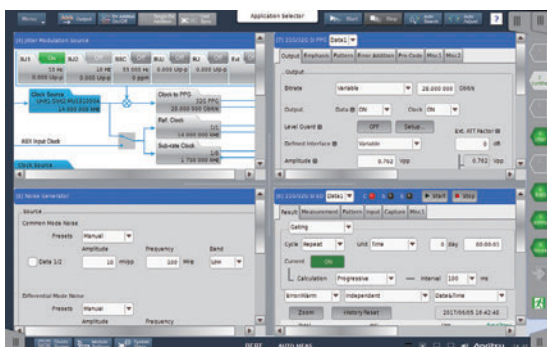
MP1900Aは、GUIのデザインを根本から見直し、12.1インチのタッチパネル操作と合わせて直感的な操作ができるようになりました。迅速で間違いのない設定操作を可能にし、測定時間の短縮に貢献します。

新しく開発したシステムビューは、システムの機能ブロックをわかりやすく表示することにより、設定操作の導入をサポートし、各モジュールの操作を円滑にします。

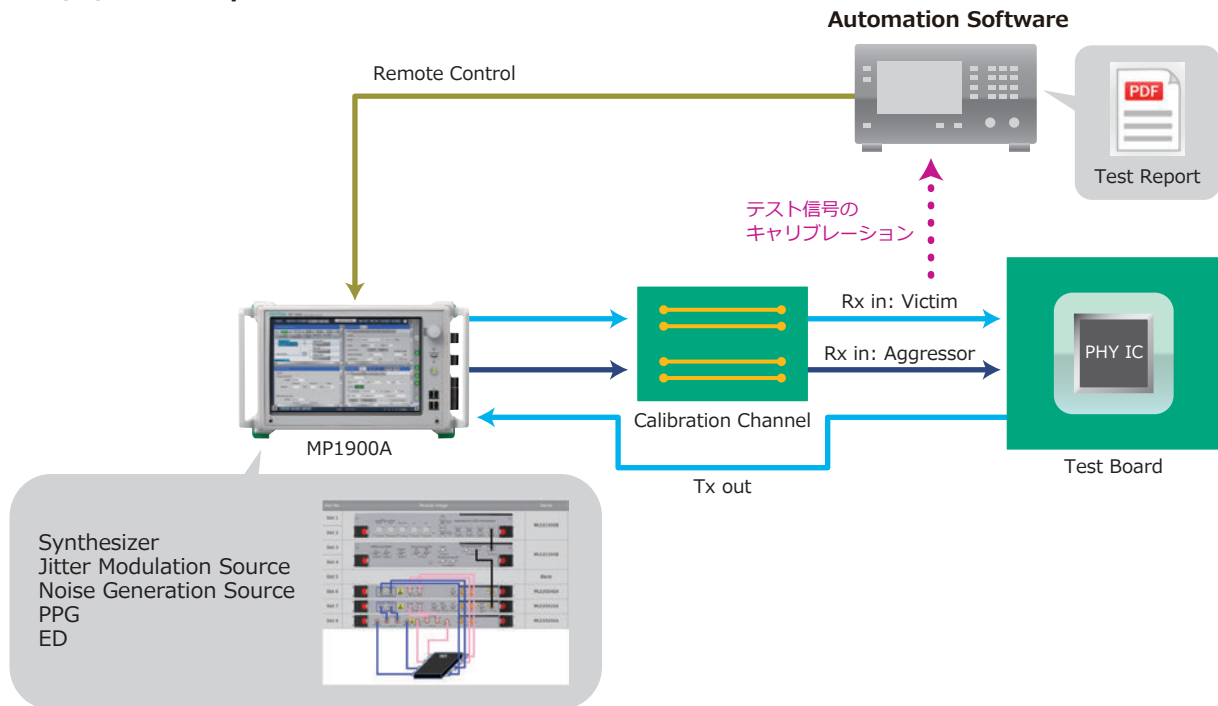


4分割画面はマルチチャンネル測定の実施効率を向上します。

GUI操作に対応するリモートコマンドを表示するHelp機能により、オートメーション構築がより簡単になりました。



## PCIe Gen3/4/5 Base Specification レシーバテスト



### 必要項目

- クロストーク試験
- ジッタトレランス試験
- エンファシス効果の確認
- コモン/セパレートクロック アーキテクチャ対応

### PCI Express Gen5 Base ソリューション 特長

- 2ch PPGにより1 BOXでクロストーク試験に対応
- Variable ISIオプションにより、Calibration Channelの接続変更なしに自動Calibrationに対応
- SKP OS Filtering機能による真のBER測定に対応
- SRIS、SRNS、Commonのすべてのクロックアーキテクチャに対応

### クロストーク試験

32G T/sとなるGen5ではクロストークが信号品質に与える影響が大きくなります。最大2.6 Vp-p Diffの高振幅 2ch PPGにより、クロストークの検証をシンプルに再現性良く行えます。

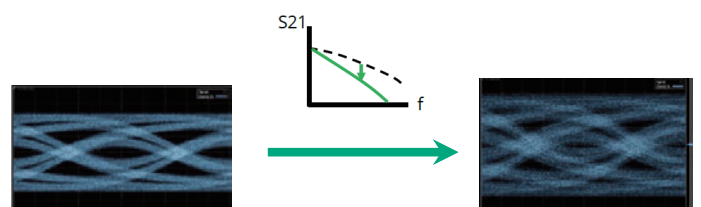
### SKP OS Filtering

周波数偏差を吸収するために使用されるSKIP Symbolは、BER試験の測定対象から除外する必要があります。Error DetectorはDataとSKPシンボルを自動判別しDataのBERを測定できます。本機能は、PCIe Gen1-5に対応しています。

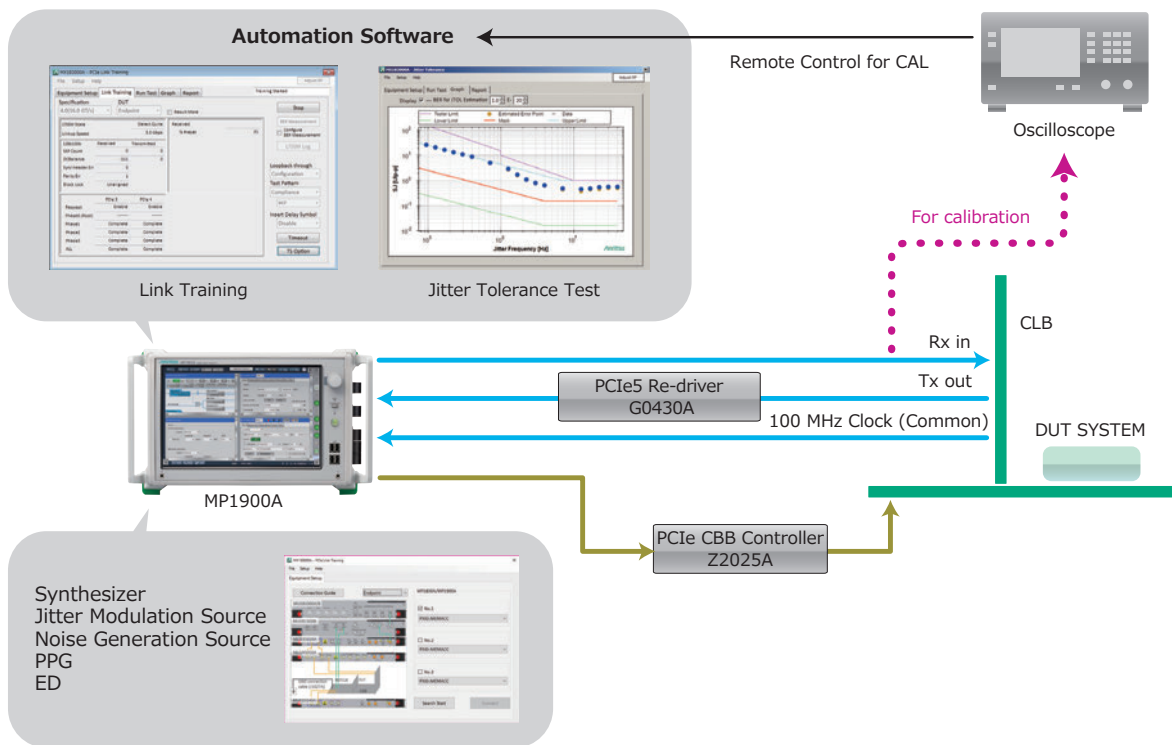


### Variable ISI機能

最大10タップのエンファシス機能 (MU195020A-011、021オプション) を使用し、チャンネルロスを実験した信号を発生することでトレースの接続変更なしにCalibrationができます。



## PCIe Gen3/4/5 CEM Specification レシーバテスト



### 必要項目

- リンクトレーニング機能
- ジッタトレランス試験
- エンファシス効果の確認
- コモン/セパレートクロック アーキテクチャ対応

### PCI Express CEM ソリューション 特長

- 1筐体でProtocol AwareなPCI Express Gen1~5のレシーバ試験に対応
- Tx/Rxリンクイコライゼーションテストのための、イベントトリガ機能
- 2.4 Gbit/s~32.1 Gbit/sの高速BERT
- 低残留ジッタ、高品質出力波形、高感度ED
- リンクトレーニング、リンクイコライゼーション、LTSSM解析
- 10タップ エンファシス機能
- 12 dB CTLEおよびクロックリカバリ機能
- CMIおよびDMIノイズ印可およびSJ、RJ、BUJ、SSCジッタ印可
- Thunderbolt3、USB3.2/4、PCI Express Gen5に対応
- CBBコントロールを含む完全なオートメーション

### Z2025A PCIe CBB Controller

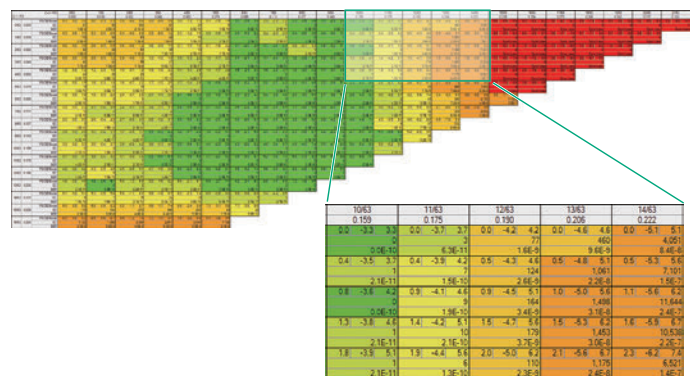
Link Trainingを開始する前には、DUTをリセットしInitial状態に遷移させる必要があります。Z2025A PCIe CBB Controllerは、PCIe CBB 4.0 (ComplianceBase Board4.0) に実装されているPower reset control、Power Cycle control制御ピンを制御することで、Rx LEQ、Tx LEQを完全に自動化します。

### PCIe Re-Driver G0430A

レシーバテストにおいては、DUTのReturn Pathを確立する必要があります。Return Pathの物理的Lossが約18 dBを超える場合、Return Pathにエラーが検出されてしまう場合があるため、外部にEqualizerを接続することを推奨します。PCIe5 Re-Driver Set G0430Aを使用することで、Return Pathを確立できます。

### Matrix Scan機能

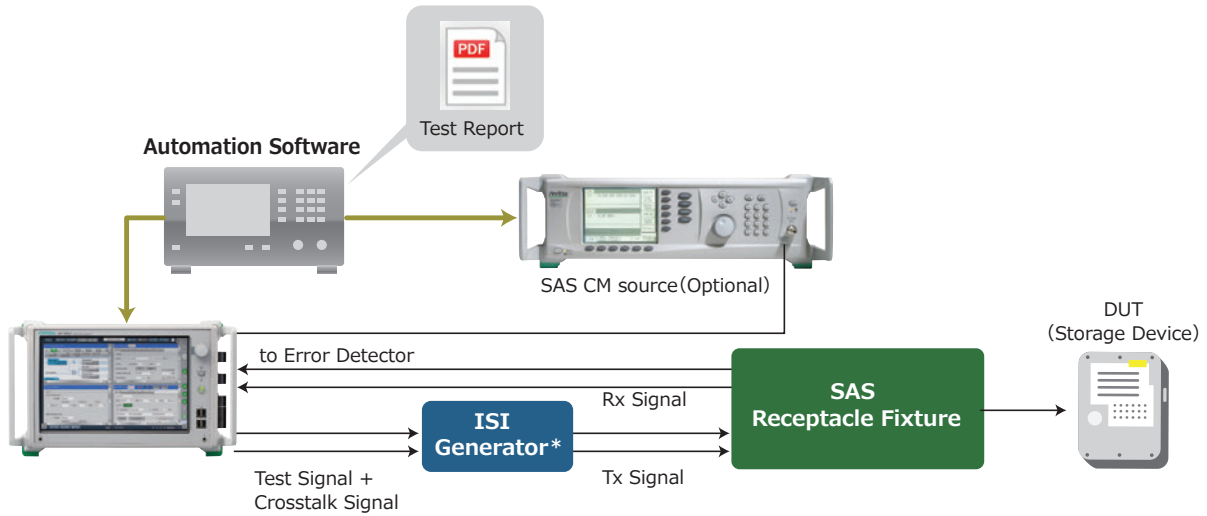
リンクパートナーとの通信品質を確保するためには、Tx側のEQとRx側のEQの最適な組み合わせが選択される必要があります。Matrix Scan機能はレシーバーに最適なTx EQ設定をスキャンし、レシーバーに最適な設定を自動で探索できます。



### リンクトレーニング機能(MX183000A-PL021/PL025)

PCI Expressのレシーバテストでは、DUTのBER試験の前に、LTSSMを使用して、リンク状態を確立する必要があります。MP1900Aは、PCIeリンクトレーニングオプションを使用することにより、測定に必須となるリンク状態を確認できます。さらに、このオプションはLTSSM解析機能も備えており、リンク状態を構築できなかった際の原因解析を行えます。

## SAS-3/-4 レシーバテスト



\* : Should use specified ISI generator by PCIe or SAS

### 必要機能

- 12G 22.5 Gbit/s BERTS
- ストレス信号のキャリブレーションとテスト
- ジッタマージンテスト

### 広帯域BERTS

SAS-3 (12 Gbit/s)、SAS-4 (22.5 Gbit/s) ならびにPCIe Gen5まで、同一構成で測定することが可能です。

### レシーバテスト

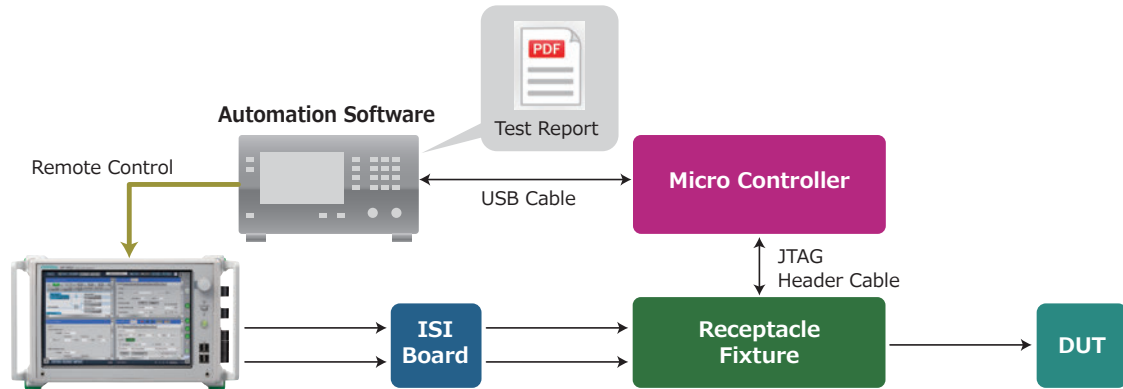
オートメーションソフトウェアを使用することで、ストレス信号キャリブレーションと測定が自動化され、Compliance Test時間の短縮・再現性が向上することで、設計期間の短縮に貢献します。

### ジッタマージンテスト

オートメーションソフトウェアは、ジッタ耐力試験にも対応しており、ストレージ・HBA・ICなどレシーバに必要な性能評価を簡単に行うことができます。



### USB Type-C レシーバテスト (USB4, Thunderbolt3)



#### 必要機能

- 20 Gbit/s PPG
- ストレス信号のキャリブレーション機能
- ジッタトレランス試験機能

#### USB Type-C対応

規格で規定されているビットレート (USB4 20G、Thunderbolt3 20.625G) に対応

#### ストレス信号のキャリブレーション

オートメーションソフトウェアを使用することにより、USB Type-C で規定される、ストレス信号を自動でキャリブレーション可能です。

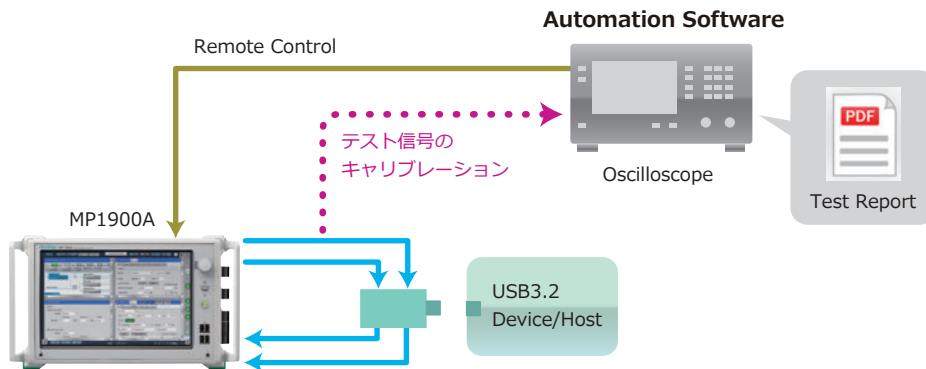
#### ストレス信号の入力試験

- Host/Deviceのコンプライアンステストで要求される、Rx BER測定が可能
- Tenlira scriptsによる自動Rx Testに対応
- ストレス信号に対する受信機のPass/Failを自動測定可能

#### レシーバテスト

オートメーションソフトウェアを使用することにより、キャリブレーションとジッタ耐力テストを自動化可能です。自動化により、設計検証期間の短縮に貢献します。

## USB 3.2 Gen1/2 レシーバテスト



### 必要機能

- Loopback状態遷移機能
- ジッタトレランス機能
- 自動レシーバ試験機能
- リンクトレーニング機能

### リンクトレーニング機能

MX183000Aおよびオプション(MX183000A-PL022/023)により Compliance Testに必須のBER評価が自動で構築できます。

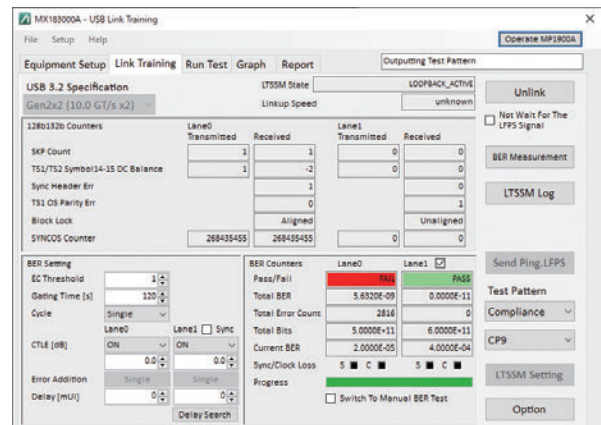
- USB3.2 Gen1、Gen2 ×1、×2デバイスを評価用のLoopbackモードに遷移させることが可能
- LTSSM解析機能により、Loopbackモードに遷移できない際の原因解析をすることが可能
- 各状態のタイムアウトを変更可能で、トラブル時の詳細解析が可能
- LTSSMトリガにより、状態が正常に遷移できない瞬間の信号をスコープでキャプチャし、確認することによりトラブルの原因解析が容易になります。

### レシーバ ジッタ耐力試験

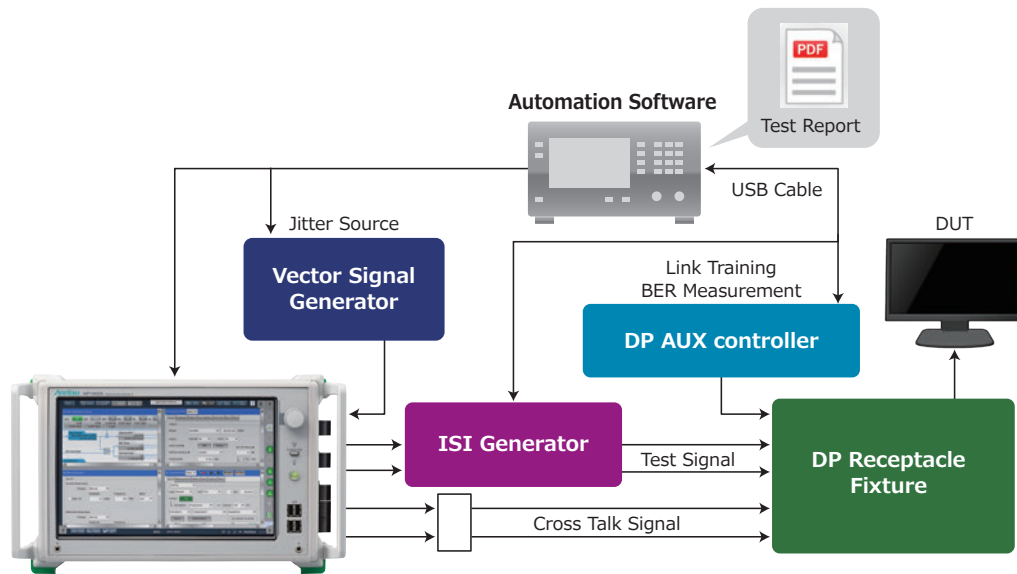
MX183000A-PL001を使用することにより、ジッタ耐久テストを自動化することができ、設計検証期間の短縮に貢献します。

### ×2デバイスの評価

MX183000A-PL023を使用することで、Lane0、Lane1の×2デバイスを同時に評価できます。各Lane間のSkewを印可することもでき、クロストーク影響を解析可能です。



### DisplayPort1.4 シンク テスト



#### 必要機能

- 2.7 Gbit/s～ 8.1 Gbit/s PPG
- ストレス信号のキャリブレーションとテスト
- USB Type-C Alternative Mode動作

#### 広帯域 PPG

RBR (1.62 Gbit/s) \*, HBR (2.7 Gbit/s)、HBR2 (5.4 Gbit/s)、HBR3 (8.1 Gbit/s) を1つのモジュールでサポート。

ハードウェア変更なしで32 Gbit/sまで拡張可能。

DisplayPort2.0 (20 Gbit/s) や将来の高速化への対応が容易。

\* : RBR (1.62 Gbit/s) は特定パターンのみ発生可能

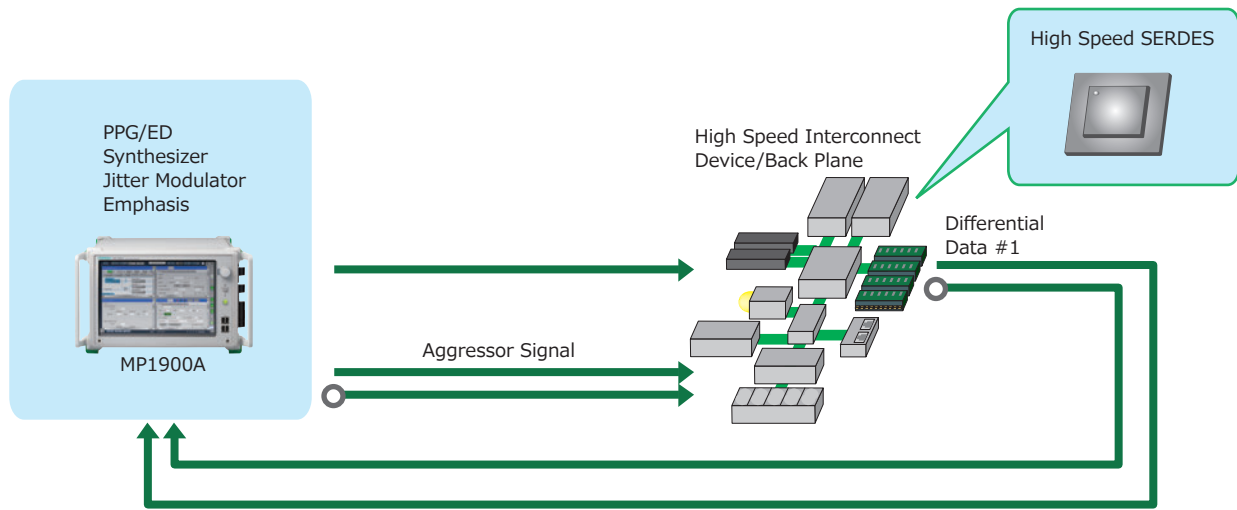
#### シンク センシティビティ テスト

オートメーションソフトウェアを使用することで、ストレス信号キャリブレーションと測定が自動化され、Compliance TestならびにJitter耐カマージンテスト時間の短縮・再現性が向上することで、設計期間の短縮に貢献します。

#### USB Type-C Alternative Mode

オートUSB Type-C コネクタを使用してDisplay Port信号を伝送するAlternative Modeの測定にも対応。

## 高速インターコネクトの評価



### 必要試験項目

- 32.1 Gbit/s マルチチャネル信号発生
- ジッタトレランス試験
- エンファシス効果の確認
- クロストーク試験

### マルチチャネル

高性能サーバのBack Planeなどでは、ビットレートの高速化と共にマルチチャネル化が進んでいます。MP1900Aは、マルチチャネルPPGにより双方向トランシーバ、SERDES、Multi-Ch Clock Data Recovery (CDR) などの複数チャネルに対して、エンファシスコントロールを行うVictim信号、クロストーク評価用のAggressor信号を同時に発生できます。

### スキュー、クロストークの影響確認

超高速デジタル信号を処理するには論理検証だけでなく、実機検証が必要となります。MP1900Aは、パターン同期、位相可変機能を実現しているため、受信デバイスのスキュー耐力、クロストークの影響などを容易に実機検証できます。

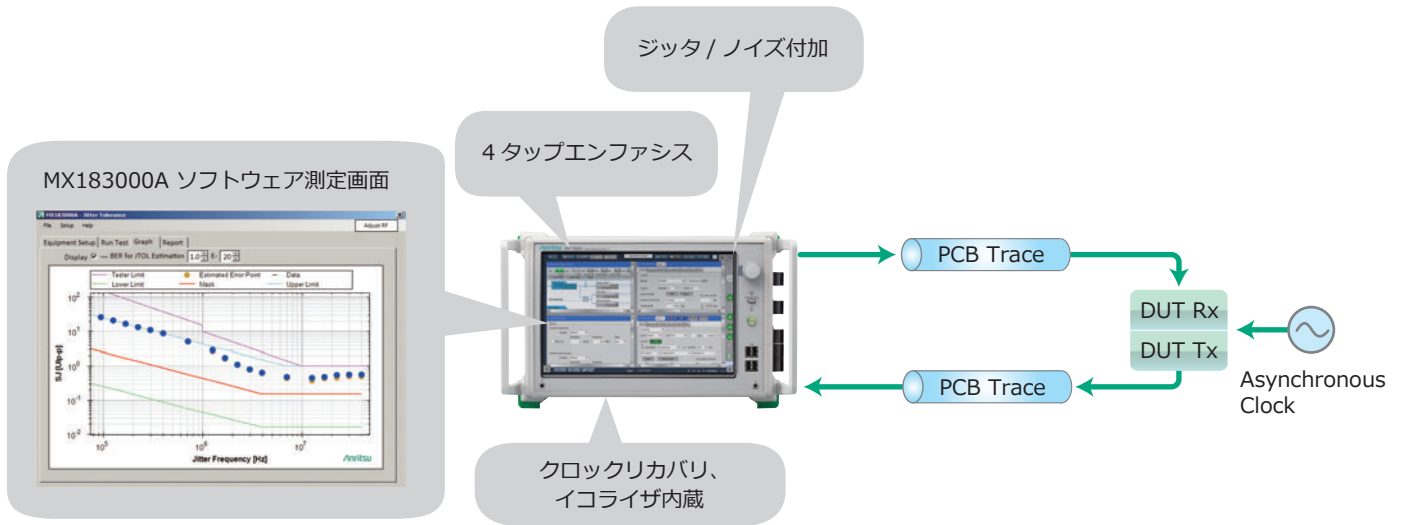
### ジッタトレランス試験

ジッタ変調源 MX183000A-PL001およびMU18500Bを使用することにより、32.1 Gbit/sまでのSJ (2 tone)、RJ、BUJ、SSCをすべて同時に付加できるため、さまざまな規格に対応したジッタトレランス試験ができます。

Back Planeを通過する信号は、伝送経路の損失によりEye openingが劣化します。



## PAM4 BER測定とジッタトレランステスト



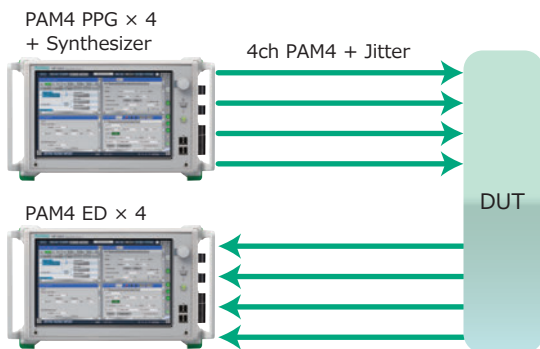
### 必要項目

- PAM4 BER測定
- ジッタトレランス試験

### 64 Gbaud PAM4信号のBER測定

PAM4 PPG/EDモジュールを使用することで、外部機器を使用せずに、BERのリアルタイム測定ができます\*。

- 外部機器不要な業界初One Boxソリューション
- モジュール内蔵クロックリカバリ、イコライザ
- 高レンジなエンファシス機能
- 高感度データ入力
- シンボルBER評価

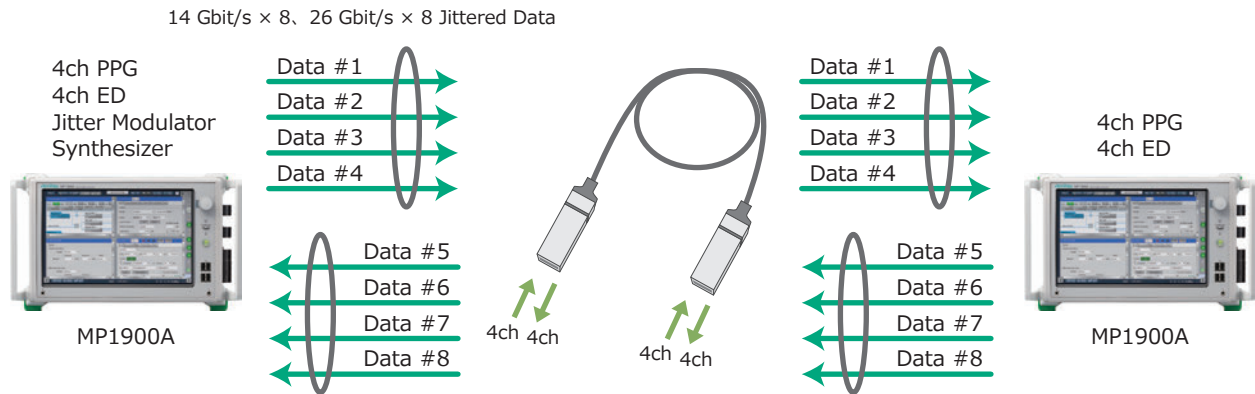


\* : PAM4 PPG/EDの詳細は、「32G/64G NRZ/PAM4シグナルインテグリティテストソリューション」カタログ(MP1900A\_64G-J-A-1)を参照ください。

### ジッタトレランス試験

DUTのレーザの入カストレス耐力を検証するには、ジッタや電圧ノイズを加えたストレス信号により、最も厳しい条件でBER測定を行います。MP1900Aシリーズでは、SJ、RJ、BUJ、SSCをすべて同時に付加できるジッタ変調源 MU181500B、ジッタトレランステスト MX183000A-PL001、そして、CM/DM/White電圧ノイズを付加することができるNoise Generator MU195050Aにより、さまざまなインタフェース規格に対応したレーザの耐力試験をMP1900A 1台で行えます。MP1900Aシリーズは、ジッタ/ノイズを加える前の高品質な信号と、リニアリティの高いジッタ/ノイズ付加機能により、レーザのストレス耐力試験を強力にサポートします。

## InfiniBand EDR (25.78G) AOCの評価



### 必要試験項目

- 8チャンネル(4チャンネル双方向)同時BER測定
- クロストーク試験
- ジッタトレランス試験
- バスタブジッタ、アイダイアグラム解析

### 8チャンネル(4チャンネル双方向)同時BER測定

InfiniBandなどで採用されるQSFPタイプのAOC (Active Optical Cable) は、4ch双方向伝送により、合計8チャンネルの同時伝送が行われます。MP1900Aは、8チャンネル(8ch PPG + 8ch ED)を1筐体に同時実装し、全チャンネルを同時に測定することで、優れたパフォーマンスと測定時間の短縮を両立します。さらに、PAM信号を使用することにより、InfiniBand HDRの測定にも対応できます。

### ジッタトレランス試験

データセンタで使用されるAOCは、低消費電力化のため、入出力振幅の低レベル化が進んでおり、相互接続性が重要になってきています。MU195040Aは、高感度データ入力とCTLEにより、低振幅、低Eye Openingのデータ信号を受信でき、DUTの再現性が高いジッタトレランス試験ができます。

### クロストークの影響確認

20 Gbit/sクラスの伝送を実現するためには、論理検証だけでなく、実機検証が必要となります。MP1900Aは、パターン同期、各チャンネル独立位相可変機能を実装しているため、AOCのクロストークによる影響などを容易に実機検証できます。

### バスタブジッタ、アイダイアグラム解析

EDに標準搭載のClock Delay機能により、バスタブジッタ解析(TJ、RJ、DJ分離)ができます。位相に対するビットエラーレートの変化から、短時間の測定で1E-12、1E-15などの低ビット誤り率も予測できます。

## オートメーションソフトウェア セレクションガイド

MP1900Aは、オートメーションソフトウェアとリアルタイムオシロスコープを使用して以下のレシーバテストを実施できます。

MP1900Aに必要なオプション構成については、次のページを参照してください。

使用可能なリアルタイムオシロスコープとオートメーションソフトウェアの組み合わせについては、セレクションガイド (MP1900A-J-Z-1) を参照してください。

Interface Type	Compliance Test Item	
PCIe Gen 3/4/5	Base Spec	Stressed Eye Test
	CEM Spec	Transmitter initial Tx Equalization Transmitter Link Equalization response (Tx LEQ) Receiver Link Equalization (Rx LEQ) PLL Bandwidth
USB3.2 Gen1/2	Transmitted Eye Test Receiver Jitter Tolerance Test	
USB Type-C (USB4, Thunderbolt3)	Receiver Test SJ Margin Test Amplitude Margin Test	
SAS-3/-4	Receiver Jitter Tolerance Test	
DP1.4	Sink Jitter Tolerance Test	

## モジュールセレクションガイド

モジュール・オプションの組み合わせの詳細については、セレクションガイド (MP1900A-J-Z-1) を参照してください。

カテゴリ	モジュール、 オプション形名	品名	PCIe Gen1~5 レシーバ コンプライアンス テスト*1	PCIe Gen1~5 レシーバ コンプライアンス テスト + Gen6 BER/JTOL テスト*1	PCIe Gen1~5 レシーバ Base Spec クロストーク テスト
メインフレーム	MP1900A	シグナルクオリティアナライザ-R	1	1	1
シンセサイザ	MU181000B	12.5 GHz 4ポートシンセサイザ	1	1	1
	MU181000B-001	ジッタ変調			
	MU181000B-002	SSC拡張	1	1	1
ジッタ変調	MU181500B	ジッタ変調源	1	1	1
21G/32G PPG	MU195020A	21G/32G bit/s SI PPG	1		1
	MU195020A-001	32G bit/s Extension	1*2		1*2
	MU195020A-010	1ch Data Output	1		
	MU195020A-020	2ch Data Output			1
	MU195020A-011	1ch 10Tap Emphasis	1		
	MU195020A-021	2ch 10Tap Emphasis			1
	MU195020A-030	1ch Data Delay			
	MU195020A-031	2ch Data Delay			1
	MU195020A-040	1ch Variable ISI			
	MU195020A-041	2ch Variable ISI			1*3
	MU195020A-050	Sequence Editor Function	1*4		1*4
	MU195020A-051	Sequence Editor Function PCIe 5 Extension	1*4		1*4
PAM4 PPG	MU196020A	PAM4 PPG		1	
	MU196020A-001	32G baud		1	
	MU196020A-002	58G baud			
	MU196020A-003	64G baud			
	MU196020A-011	4Tap Emphasis		1	
	MU196020A-030	Data Delay			
	MU196020A-040	Adjustable ISI			
	MU196020A-042	FEC Pattern Generation		1	
	MU196020A-050	Inter-Module Synchronization			
21G/32G ED	MU195040A	21G/32G bit/s SI ED	1	1	1
	MU195040A-001	32G bit/s Extension	1*2	1*2	1*2
	MU195040A-010	1ch ED	1	1	
	MU195040A-020	2ch ED			1
	MU195040A-011	1ch CTLE	1	1	
	MU195040A-021	2ch CTLE			1
	MU195040A-022	Clock Recovery	1	1	1
PAM4 ED	MU196040B	PAM4 ED		1*5	
	MU196040B-001	32G baud (2.4G to 32.1G)		1*5	
	MU196040B-002	58G baud (NRZ : 2.4G to 64.2G、PAM4 : 2.4G to 58.2G)			
	MU196040B-011	Equalizer		1*5	
	MU196040B-021	29G baud Clock Recovery (2.4G to 29G)			
	MU196040B-022	32G baud Clock Recovery (2.4G to 32.1G)		1*5	
	MU196040B-023	58G baud Clock Recovery Extension (51G to 58.2G)			
	MU196040B-041	SER Measurement		1	
	MU196040B-042	FEC Analysis		1	
電圧ノイズ	MU195050A	Noise Generator	1	1	1
	MU195050A-001	White Noise			
ソフトウェア	MX183000A-PL001	ジッタトレランステスト	1	1	1
	MX183000A-PL021	PCIe リンクトレーニング	1*6	1*6	1*6
	MX183000A-PL025	PCIe 5 リンクトレーニング	1*6	1*6	1*6

\*1 : アンリツは、PCI-SIGメンバーとしてPCI Expressテストスペックの策定に携わっています。

\*2 : PCIe Gen5対応が必要です。

\*3 : Gen5 Base Specレシーバテストに使用できます。

\*4 : PCIeリンクトレーニングのデバッグに使用できます。PCIe Gen1-4にはMU195020A-050、PCIe Gen5 にはMU195020A-050と051両方が必要です。

\*5 : PAM4 EDは将来のGen6におけるBER/JTOLの測定に使用できます。Gen6レシーバテストの対応に関しては、弊社営業までお問い合わせください。

\*6 : PCIe Gen1-4にはMX183000A-PL021、PCIe Gen5 にはMX183000A-PL021とPL025両方が必要です。



# モジュールセレクションガイド

カテゴリ	モジュール、オプション形名	品名	USB3.2 x1 レシーバテスト	USB3.2 x2 レシーバテスト	USB Type-C、DP レシーバテスト
メインフレーム	MP1900A	シグナルクオリティアナライザ-R	1	1	1
	MU181000B	12.5 GHz 4ポートシンセサイザ	1	1	1
シンセサイザ	MU181000B-001	ジッタ変調			
	MU181000B-002	SSC拡張			
ジッタ変調	MU181500B	ジッタ変調源	1	1	1
21G/32G PPG	MU195020A	21G/32G bit/s SI PPG	1	1	1
	MU195020A-001	32G bit/s Extension			
	MU195020A-010	1ch Data Output	1		1*7
	MU195020A-020	2ch Data Output		1	1*7
	MU195020A-011	1ch 10Tap Emphasis	1		1*7
	MU195020A-021	2ch 10Tap Emphasis		1	1*7
	MU195020A-030	1ch Data Delay			
	MU195020A-031	2ch Data Delay		1	
	MU195020A-040	1ch Variable ISI			
	MU195020A-041	2ch Variable ISI			
21G/32G ED	MU195020A-050	Sequence Editor Function	1*8	1*8	
	MU195020A-051	Sequence Editor Function PCIe 5 Extension			
	MU195040A	21G/32G bit/s SI ED	1	1	
	MU195040A-001	32G bit/s Extension			
	MU195040A-010	1ch ED	1		
	MU195040A-020	2ch ED		1	
	MU195040A-011	1ch CTLE	1		
電圧ノイズ	MU195040A-021	2ch CTLE		1	
	MU195040A-022	Clock Recovery	1	1	
	MU195050A	Noise Generator	1	1	
ソフトウェア	MU195050A-001	White Noise		1	
	MX183000A-PL001	ジッタトレランステスト			
	MX183000A-PL021	PCIe リンクトレーニング	1		
	MX183000A-PL022	USB リンクトレーニング			
	MX183000A-PL023	USB 3.2 x 2 リンクトレーニング	1	1*9	
MX183000A-PL025	PCIe 5 リンクトレーニング		1*9		

\*7: 1chか2chかいずれか1つを選択。USB Type-Cは1ch、2chどちらでも可能。DPLレシーバテストでは2ch必要になります。

\*8: USB3.2 リンクトレーニングのデバッグに使用できます。

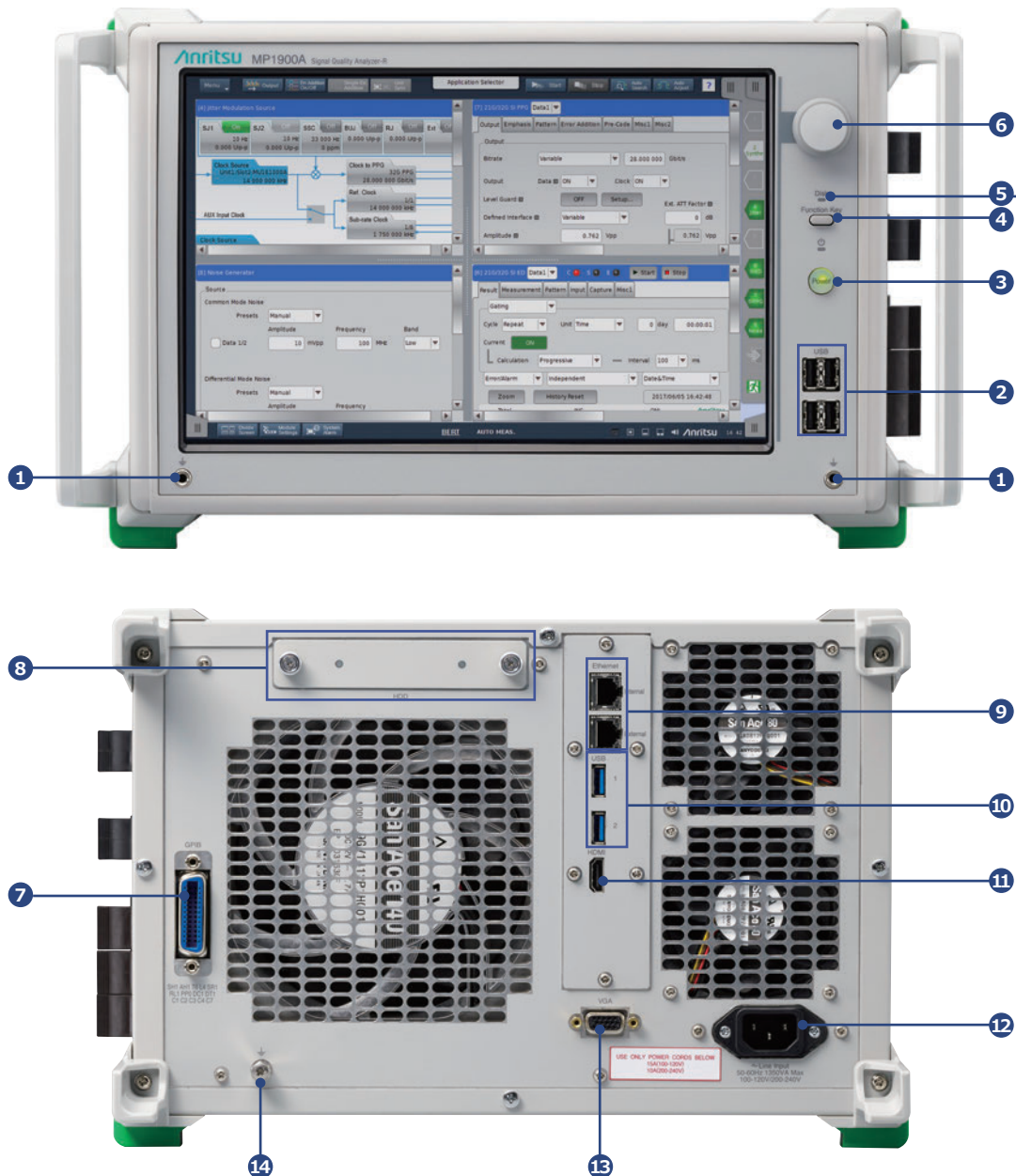
\*9: USB3.2 x2のリンクトレーニングにはMX183000A-PL022とPL023両方が必要です。

カテゴリ	モジュール、オプション形名	品名	SASレシーバテスト	Thunderbolt3/USB4 レシーバテスト	DP1.4シンクテスト
メインフレーム	MP1900A	シグナルクオリティアナライザ-R	1	1	1
	MU181000B	12.5 GHz 4ポートシンセサイザ	1	1	1
シンセサイザ	MU181000B-001	ジッタ変調			
	MU181000B-002	SSC拡張	1		
ジッタ変調	MU181500B	ジッタ変調源	1	1	1
21G/32G PPG	MU195020A	21G/32G bit/s SI PPG	1	1	1
	MU195020A-001	32G bit/s Extension	1*10		
	MU195020A-010	1ch Data Output	1	1	
	MU195020A-020	2ch Data Output			1
	MU195020A-011	1ch 10Tap Emphasis	1	1	
	MU195020A-021	2ch 10Tap Emphasis			1
	MU195020A-030	1ch Data Delay			
	MU195020A-031	2ch Data Delay			
	MU195020A-040	1ch Variable ISI	1		
	MU195020A-041	2ch Variable ISI			
21G/32G ED	MU195020A-050	Sequence Editor Function			
	MU195020A-051	Sequence Editor Function PCIe 5 Extension			
	MU195040A	21G/32G bit/s SI ED	1		
	MU195040A-001	32G bit/s Extension	1*10		
	MU195040A-010	1ch ED	1		
	MU195040A-020	2ch ED			
電圧ノイズ	MU195040A-011	1ch CTLE	1		
	MU195040A-021	2ch CTLE			
	MU195040A-022	Clock Recovery	1		
	MU195050A	Noise Generator	1		
ソフトウェア	MU195050A-001	White Noise		1	1
	MX183000A-PL001	ジッタトレランステスト			
	MX183000A-PL021	PCIe リンクトレーニング			
	MX183000A-PL022	USB リンクトレーニング			
	MX183000A-PL023	USB 3.2 x 2 リンクトレーニング			
MX183000A-PL025	PCIe 5 リンクトレーニング				

\*10: SAS-4対応が必要です。

# シグナル クオリティ アナライザ-R MP1900A パネルレイアウト

## 正面/背面



**1 アースジャック**  
リストストラップと接続し、静電気対策を行います。

**2 USBポート**  
USB 2.0ポートを4つ実装しています。

**3 電源スイッチ**  
電源をOnまたはOffに切り替えるスイッチです。  
電源コードが接続されていて、電源スイッチがOffの場合は、  
電源スイッチ上部のStandby LEDが点灯します。

**4 Function Key**  
ソフトウェアによる機能定義キーです。

**5 HDDアクセスLED**  
内蔵HDDアクセス時に点灯します。

**6 ロータリエンコーダ**  
ロータリエンコーダの回転により、数値の増減を操作できます。

**7 GPIB**  
GPIBコネクタです。

**8 HDD**  
2.5インチHDD実装スロットです。

**9 Ethernetコネクタ**  
External : リモート制御用 (Internal : 将来機能用)。

**10 USBポート**  
USB3.0ポートを2つ実装しています。

**11 HDMI**  
外部ディスプレイに画面を表示するためのHDMIコネクタです。

**12 インレット**  
3芯電源コードを使用して、AC 100 V~AC 120 V、AC 200 V~  
AC 240 Vの電源に接続してください。

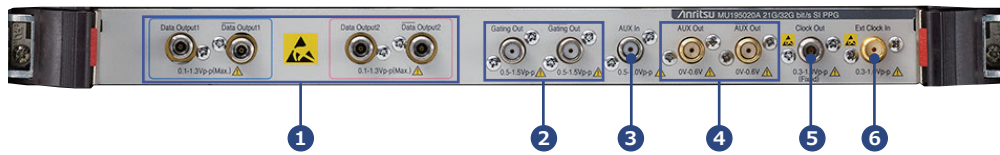
**13 VGA**  
外部ディスプレイに画面を表示するためのVGAコネクタです。

**14 機能接地端子**  
ESD対策用接地端子です。被測定物と共通GNDをとるよう  
ケーブルで接続します。

# シグナル クオリティ アナライザ-R MP1900A パネルレイアウト

## モジュール

### 21G/32G bit/s SI PPG MU195020A



- 1 Data Output,  $\overline{\text{Data}}$  Output**  
差動のData、 $\overline{\text{Data}}$ 信号を出力するコネクタです。
- 2 Gating Out,  $\overline{\text{Gating}}$  Out**  
Repeat時：タイミング信号出力となります。  
Burst時：Burst用のタイミング信号出力となります。
- 3 Aux In**  
補助信号入力用コネクタです。  
Error Injection、Burstを選択できます。
- 4 Aux Out,  $\overline{\text{Aux}}$  Out**  
補助信号出力用コネクタです。  
設定により、1/N Clock、Pattern Sync、Burst2を出力します。
- 5 Clock Out**  
クロック信号を出力するコネクタです。
- 6 Ext Clock In**  
クロック信号を入力するコネクタです。

### 21G/32G bit/s SI ED MU195040A



- 1 Data Input,  $\overline{\text{Data}}$  Input**  
Data、 $\overline{\text{Data}}$ 信号を入力するコネクタです。  
差動およびシングル入力両方に対応します。  
Clock Recovery MU195040A-x22を実装している場合、  
Data Input1に入力した信号からクロックが再生されます。
- 2 Aux In**  
補助信号入力用コネクタです。  
設定により、External Mask、Burst、Capture External Trigger  
を選択できます。
- 3 Aux Out,  $\overline{\text{Aux}}$  Out**  
補助信号出力用コネクタです。  
設定により、1/N クロック、Pattern Sync、Error、Sync Gain  
信号を出力します。
- 4 Ext Clock In**  
クロック信号を入力するコネクタです。

# シグナル クオリティ アナライザ-R MP1900A パネルレイアウト

## モジュール

### PAM4 PPG MU196020A



#### ① Data Output, $\overline{\text{Data}}$ Output

差動のData、 $\overline{\text{Data}}$ 信号を出力するコネクタです。

#### ② Gating Out

Repeat時：タイミング信号出力となります。  
Burst時：Burst用のタイミング信号出力となります。

#### ③ Aux In

補助信号入力用コネクタです。  
Error Injection、Burstを選択できます。

#### ④ Aux Out, $\overline{\text{Aux}}$ Out

補助信号出力用コネクタです。  
設定により、1/N Clock、Pattern Sync、Burst2を出力します。

#### ⑤ Clock Out

クロック信号を出力するコネクタです。

#### ⑥ Ext Clock In

クロック信号を入力するコネクタです。

### PAM4 ED MU196040B



#### ① Data Input, $\overline{\text{Data}}$ Input

Data、 $\overline{\text{Data}}$ 信号を入力するコネクタです。  
差動およびシングル入力両方に対応します。

#### ② Aux In

補助信号入力用コネクタです。  
設定により、External Mask、Burst、Capture External Trigger  
を選択できます。

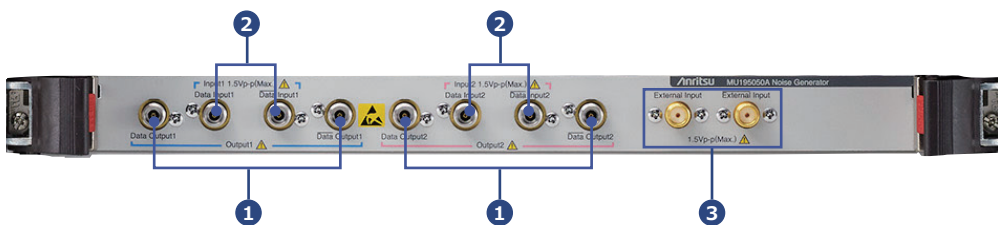
#### ③ Aux Out, $\overline{\text{Aux}}$ Out

補助信号出力用コネクタです。  
設定により、1/N クロック、Pattern Sync、Error、Sync Gain  
信号を出力します。

#### ④ Ext Clock In

クロック信号を入力するコネクタです。

### Noise Generator MU195050A



#### ① Data Output, $\overline{\text{Data}}$ Output

ノイズが付加された差動のData、 $\overline{\text{Data}}$ 信号を出力するコネクタです。

#### ② Data Input, $\overline{\text{Data}}$ Input

ノイズを付加するData、 $\overline{\text{Data}}$ 信号を入力するコネクタです。

#### ③ External Input, $\overline{\text{External}}$ Input

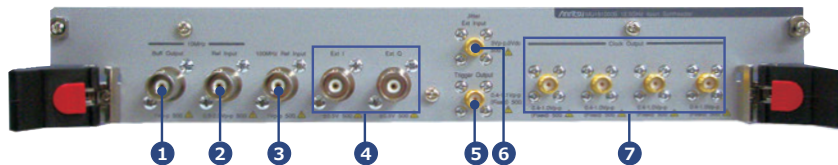
外部ノイズ入力用コネクタです。

\* Input2、Output2は、MU196020Aでは使用しません。

# シグナル クオリティ アナライザ-R MP1900A パネルレイアウト

## モジュール

### 12.5 GHz 4ポートシンセサイザ MU181000B

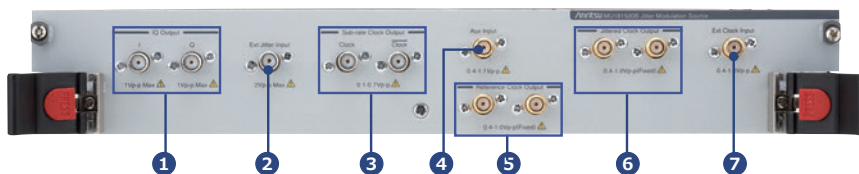


- ① **10 MHz Buff Output**  
基準用の10 MHzクロックを出力します。
- ② **10 MHz Ref Input**  
基準用の10 MHzクロックを入力します。
- ③ **100 MHz Ref Input\*1**  
基準用の100 MHzクロックを入力します。
- ④ **Ext I, Q\*2**  
I, Q信号を入力します。

- ⑤ **Trigger Output\*2**  
クロック周波数の1/1または1/64クロックを出力します。
- ⑥ **Jitter Ext Input\*2**  
変調信号源を入力します。
- ⑦ **Clock Output 1~4**  
クロックを出力します。

\*1 : ジッタ変調オプション (MU181000B-001) または、SSC拡張オプション (MU181000B-002) 実装時のみ適用。  
\*2 : ジッタ変調オプション (MU181000B-001) 実装時のみ適用。

### ジッタ変調源 MU181500B



- ① **IQ Output**  
IQ信号を出力します。
- ② **Ext Jitter Input**  
変調信号源を入力します。
- ③ **Sub-rate Clock Output**  
次のどちらかに入力されたクロックを元に、Jitter Clock Outputの1/8~1/256分周された差動クロック信号として出力します。  
・ Ext Clock Input ・ Aux Input
- ④ **Aux Input**  
クロック信号を入力します。

- ⑤ **Reference Clock Output**  
次のどちらかに入力されたクロックを元に、Jitter Clock Outputの1/1、1/2、または1/4に分周されたクロック信号として2系統出力します。  
・ Ext Clock Input ・ Aux Input
- ⑥ **Jittered Clock Output**  
ジッタ変調されたクロック信号を2系統出力します。
- ⑦ **Ext Clock Input**  
外部クロックを入力します。

### 28G/32G bit/s PPG (1ch or 2ch) MU183020A



- ① **Data1/Data1 Output\*3**  
1ch差動データ信号を出力します。
- ② **Data2/Data2 Output\*4**  
2ch差動データ信号を出力します。
- ③ **Gating Output**  
パースト用のタイミング信号を出力します。
- ④ **Aux Input**  
補助信号を入力します。

- ⑤ **Aux/Aux Output**  
差動補助信号を出力します。
- ⑥ **Clock Output**  
クロック信号を出力します。
- ⑦ **Ext Clock Input**  
クロック信号を入力します。

\*3 : 1chオプション選択時には、Data/Dataとなります。  
\*4 : 1chオプション選択時には、実装されません。

### 28G/32G bit/s High Sensitivity ED (1ch or 2ch) MU183040B



- ① **Data1/Data1 Input\*5**  
1ch差動データ信号を入力します。
- ② **Data2/Data2 Input\*6**  
2ch差動データ信号を入力します。
- ③ **Aux Input**  
補助信号を入力します。

- ④ **Aux/Aux Output**  
差動補助信号を出力します。
- ⑤ **Ext Clock Input**  
クロック信号を入力します。

\*5 : 1chオプション選択時には、Data/Dataとなります。  
\*6 : 1chオプション選択時には、実装されません。



## シグナル クオリティ アナライザ-R MP1900A 代表規格

詳細規格は、MP1900A データシート (MP1900A\_Datasheet-J-A-1) を参照ください。

### シグナルクオリティアナライザ-R MP1900A

液晶表示	12.1インチ WXGA 1280 × 800	
リモートインタフェース	GPIB, LAN	
モジュールスロット	8スロット	
外部機器インタフェース	USB × 6, VGA × 1, HDMI × 1	
OS	Window Embedded Standard 7	
電源	AC 100 V~AC 120 V, AC 200 V~AC 240 V, 50 Hz~60 Hz 消費電力：1350 VA以下	
寸法・質量	340 (W) × 222.5 (H) × 451 (D) mm, 20 kg以下 (モジュール除く)	
CE	EMC	2014/30/EU, EN61326-1, EN61000-3-2
	LVD	2014/35/EU, EN61010-1
	RoHS	2011/65/EU, (EU) 2015/863, EN IEC 63000 : 2018
UKCA	EMC	S.I. 2016 No.1091, EN 61326-1, EN61000-3-2
	LVD	S.I. 2016 No.1101, EN 61010-1
	RoHS	S.I. 2012 No.3032, EN IEC 63000 : 2018

### 12.5 GHz 4ポートシンセサイザ MU181000B

クロック出力	出力数：4 周波数範囲：0.1 GHz~12.5 GHz, 分解能：1 kHz/1 MHz レベル：0.4 Vp-p~1 Vp-p (AC) コネクタ：SMA (f), 終端：50Ω/GND
10 MHz入力	周波数：10 MHz ±10 ppm レベル：0.5 Vp-p~2.0 Vp-p コネクタ：BNC, 終端：50Ω/GND
10 MHz出力	レベル：1.0 Vp-p ±30% (AC) コネクタ：BNC, 終端：50Ω/GND
100 MHz基準信号入力 (MU181000B-002 SSC拡張)	入力される100 MHzの25, 50, または80乗倍の周波数および位相偏移量のクロックをクロック出力コネクタから出力 PCI Express HostのRefclkを入力可能 変調周波数：30 kHz~33 kHz レベル：0.15 Vp-p~1.3 Vp-p (AC) コネクタ：BNC

### ジッタ変調源 MU181500B

外部クロック入力	周波数範囲：0.800 000 GHz~15.000 000 GHz 振幅：0.4 Vp-p~1.0 Vp-p コネクタ：SMA (f), 終端：50Ω/AC Coupling
ジッタクロック出力	出力数：2 振幅：0.4 Vp-p~1.0 Vp-p コネクタ：SMA (f), 終端：50Ω/AC Coupling
SJ1	変調周波数：10 Hz~250 MHz 変調振幅：0~2000 UI @変調周波数 10 kHz~100 kHz 0~1 UI @変調周波数 10 MHz~250 MHz (動作ビットレートにより異なります)
Built-in SJ2	変調周波数：33 kHz, 87 MHz, 100 MHz, 210 MHz
拡散スペクトラムクロック (SSC)	変調周波数：28 kHz~37 kHz 偏差：0~7000 ppm
ランダムジッタ (RJ)	バンド幅：10 kHz~1 GHz 振幅：0~0.5 UI (動作周波数により異なります)
有界無相関ジッタ (BUJ)	PRBSパターン長：2 <sup>n</sup> - 1 (n = 7, 9, 11, 15, 23または31) BUJレート：0.1 Gbit/s~3.2 Gbit/s, 4.9 Gbit/s~6.25 Gbit/s, 9.8 Gbit/s~12.5 Gbit/s フィルタタイプ (LPF 3 dB/バンド幅)：50, 100, 200, 300, 500 MHz, スルー 振幅：0~0.5 UI (動作周波数により異なります)
外部ジッタ	バンド幅：10 kHz~1 GHz

### Noise Generator MU195050A

チャンネル数	2
挿入損失	-3 dB
CMI：コモンモードノイズ	0.1 GHz~6 GHz：正弦波
DMI：差動モードノイズ	2 GHz~10 GHz：正弦波
White Noise	10 MHz~10 GHz
Crest Factor	>5

## シグナル クオリティ アナライザ-R MP1900A 代表規格

詳細規格は、MP1900A データシート (MP1900A\_Datasheet-J-A-1) を参照ください。

### 21G/32G bit/s SI PPG MU195020A

動作レート (NRZ)	2.4 Gbit/s~21 Gbit/sまたは32.1 Gbit/s
チャネル数	1または2
出力振幅	0.1 Vp-p~1.3 Vp-p (Single-end) 0.2 Vp-p~2.6 Vp-p (Differential)
エンファシス	10タップ
Channel Emulator	Normal : S/パラメータから挿入損失をエミュレート Inverse : S/パラメータの挿入損失をDe-Emphasis補償 S-Parameter file : S2P, S4P
ISI	CEI-28G/25Gのナイキスト周波数の損失設定によりISIをエミュレート出力 応用部品 ISI Board J1758Aとセットで損失制御可能 Insertion Loss設定 : 1.5~25 dB 0.01 dB step @Nyquist Frequency 0~25 dB 0.01 dB step @1/2Nyquist Frequency
Tr/Tf (20~80%)	12 ps (代表値)
ランダムジッタ	115 fs rms (代表値)
PCIe, USBリンクトレーニング	対応 (MX183000A-PL021/PL022/PL025)
出カコネクタ	K (f)

### 21G/32G bit/s SI ED MU195040A

動作レート (NRZ)	2.4 Gbit/s~21 Gbit/sまたは32.1 Gbit/s
チャネル数	1または2
入力振幅	0.05 Vp-p~1.0 Vp-p (Single-End) 0.1 Vp-p~2.0 Vp-p (Differential)
入力感度 (Eye Height)	15 mV (28.1 Gbit/s, NRZ) 30 mV/Eye (28.1 Gbaud, PRBS15, PAM4)
CTLE	ピーク周波数 : 14, 8, 4 GHz ゲイン : 0~-12 dB
Clock Recovery	あり, SSC対応
PCIe, USBリンクトレーニング	対応 (MX183000A-PL021/PL022/PL025)
入カコネクタ	K (f)

### PAM4 PPG MU196020A

動作レート (PAM4/NRZ)	2.4 Gbaud~32.1/58.2/64.2 Gbaud (オプションにより選択)
チャネル数	1
出力振幅	70 mVp-p~800 mVp-p (Single-end) 140 mVp-p~1600 mVp-p (Differential)
オフセット	-2 V~+3.3 V
エンファシス	4タップ, -20~+20 dB
Channel Emulator	挿入損失が発生した波形, 挿入損失を補償した波形をエミュレート可能 S/パラメータファイル (S2 P, S4 P) 読み込みにより設定
ISI	ISI発生波形をエミュレート可能 CEI規定のナイキスト周波数における損失量 (-8.00~8.00 dB) により設定 J1800A/J1758A (応用部品) などのチャネルボード, またはNoise Module MU195050Aと組み合わせて使用
PAM4 3Eye 独立可変	20~50% (PAM4 Amplitude 0/3レベルを100%とする)
PAM4パターン	SSPRQ, PRBS13Q, PRBS31Q, RS-FECなど
PAM4パターンエラー付加	Error on MSB, Error on LSB, Error on LSB&MSB, RS-FEC Symbol Error
Tr/Tf (20~80%)	8.5 ps (代表値, NRZ)
ランダムジッタ	170 fs rms (代表値, NRZ)
出カコネクタ	V (f)

### PAM4 ED MU196040B

動作レート (PAM4/NRZ)	2.4 Gbaud~32.1 Gbaud または58.2 Gbaud (PAM4) /64.2 Gbaud (NRZ) (オプションにより選択)
チャネル数	1
入力振幅	NRZ : $\leq 32.1G$ : 0.05 Vp-p~1.0 Vp-p, $> 32.1G$ : 0.1 Vp-p~1.0 Vp-p PAM4 : $\leq 32.1G$ : 0.3 Vp-p~1.0 Vp-p, $> 32.1G$ : 0.4 Vp-p~1.0 Vp-p
入力感度 (Eye Height)	NRZ : 19 mV @26.5625 Gbaud, 21 mV @53.125 Gbaud PAM4 : 23 mV @26.5625 Gbaud, 36 mV @53.125 Gbaud
クロックリカバリ (オプション)	2.4 Gbaud~32.1 Gbaud, 51 Gbaud~58.2 Gbaud
イコライザ (オプション)	Low-frequency Equalizer ( $\leq 1$ GHz, 代表値 2 dB) + DFE (代表値 1.4 dB)
PAM4パターン	SSPRQ, PRBS13Q, PRBS31Qなど
PAM4カウンタ	MSB, LSB, Symbol0~3 (オプション)
入カコネクタ	V (f)

# シグナル クオリティ アナライザ-R MP1900A オーダリング・インフォメーション

ご契約にあたっては、セレクトガイド (MP1900A-J-Z-1) を参考に構成を決定いただき、形名・記号、品名、数量をご指定ください。  
品名は、現品の表記と異なる場合がありますので、ご了承ください。

## MP1900A

形名・記号	品名
MP1900A	<b>－本体*1－</b> シグナル クオリティ アナライザ-R
	<b>－標準添付品－</b>
G0342A	ESD放電治具： 1
J1211	電源コード、3M： 1
J1627A	GND接続ケーブル： 1
P0031A	USBメモリ： 1
Z0306A	リストストラップ： 1
MX190000A	シグナルクオリティアナライザ-R 制御ソフトウェア*2
MX183000A	ハイスピードシリアルデータテストソフトウェア*3、*4
	<b>－オプション後付－</b>
MP1900A-110	Windows10 Upgrade Retrofit*5
	<b>－保守サービス－</b>
MP1900A-ES310	3年保証延長サービス
MP1900A-ES510	5年保証延長サービス

- \*1：2020年7月受注分よりOSはWindows 10が搭載されます。  
\*2：MP1900Aにインストール済みの標準ソフトウェア  
\*3：MP1900Aにインストール済みの機能拡張用ソフトウェアで、起動後30日間は試用期間として使用可能です。  
30日間の試用期間を過ぎて正式に使用される場合は、別途MX183000A-PLxxxのソフトウェアライセンスをご購入いただくことで正式ライセンスとして使用できます。  
ソフトウェアライセンスを参照してください。  
\*4：MX183000Aの標準機能としてPAM4 Control機能が組み込まれており、この機能はライセンスなしで使用可能です。  
\*5：Windows Embedded Standard 7搭載のMP1900A本体に対して、ハードウェア改造によりWindows 10へのアップグレードを行います。  
なお、改造後に不要となったWindows Embedded Standard 7用部品は当社で廃棄を行います。詳しくは営業担当者までお問い合わせください。

## MU181000B

形名・記号	品名
MU181000B	<b>－ユニット/モジュール－</b> 12.5 GHz 4ポートシンセサイザ
	<b>－標準付属品－</b>
J1624A	同軸ケーブル 0.3 m (SMA, DC~18 GHz)： 4本
	<b>－オプション－</b>
MU181000B-001	ジッタ変調
MU181000B-002	SSC拡張
	<b>－オプション後付－</b>
MU181000B-101	ジッタ変調 後付
MU181000B-102	SSC拡張 後付
	<b>－保守サービス－</b>
MU181000B-ES310	3年保証延長サービス
MU181000B-ES510	5年保証延長サービス

## MU181500B

形名・記号	品名
MU181500B	<b>－ユニット/モジュール－</b> ジッタ変調源
	<b>－標準付属品－</b>
J1624A	同軸ケーブル 0.3 m (SMA, DC~18 GHz)： 1本
J1508A	BNC-SMAコネクタケーブル (30 cm)： 2本
J1137	同軸終端器： 6個
J1341A	オープン： 2個
Z0897A	MP1800A Manual CD： 1枚
Z0918A	MX180000A Software CD： 1枚
	<b>－保守サービス－</b>
MU181500B-ES310	3年保証延長サービス
MU181500B-ES510	5年保証延長サービス

## MU195050A

形名・記号	品名
MU195050A	<b>－ユニット/モジュール－</b> Noise Generator
	<b>－標準添付品－</b>
J1632A	同軸終端器： 4
J1359A	同軸アダプタ (K-P, K-J, SMA互換)： 4
J1717A	同軸アダプタ (SMA-P, SMA-J)： 2
J1341A	オープン： 6
J1746A	スキューマッチペアセミリジットケーブル (Kコネクタ, Data Input1)： 1式
J1747A	スキューマッチペアセミリジットケーブル (Kコネクタ, Data Input2)： 1式
J1792A	スキューマッチペアセミリジットケーブル (V-Kコネクタ, MU196020A PPG出力とMU195050A Noise Data Input1との接続用)： 1式
	<b>－オプション－</b>
MU195050A-001	White Noise
	<b>－オプション後付－</b>
MU195050A-101	White Noise 後付
	<b>－保守サービス－</b>
MU195050A-ES310	3年保証延長サービス
MU195050A-ES510	5年保証延長サービス

# シグナル クオリティ アナライザ-R MP1900A オーダリング・インフォメーション

ご契約にあたっては、セレクトガイド (MP1900A-J-Z-1) を参考に構成を決定いただき、形名・記号、品名、数量をご指定ください。

## MU195020A

形名・記号	品名	
MU195020A	-ユニット/モジュール-	
	21G/32G bit/s SI PPG	
	-標準添付品-	
J1632A	同軸終端器 :	5
J1341A	オープン :	2
J1359A	同軸アダプタ (K-P, K-J, SMA互換) :	1
J1717A	同軸アダプタ (SMA-P, SMA-J) :	6
	-オプション-	
MU195020A-001	32 Gbit/s Extension	
MU195020A-010	1ch Data Output	
MU195020A-020	2ch Data Output	
MU195020A-011	1ch 10Tap Emphasis	
MU195020A-021	2ch 10Tap Emphasis	
MU195020A-030	1ch Data Delay	
MU195020A-031	2ch Data Delay	
MU195020A-040	1ch Variable ISI	
MU195020A-041	2ch Variable ISI	
MU195020A-050	Sequence Editor Function*6	
MU195020A-051	Sequence Editor Function PCIe 5 Extension*6	
	-オプション後付-	
MU195020A-101	32 Gbit/s Extension 後付	
MU195020A-120	2ch Data Output 後付	
MU195020A-111	1ch 10Tap Emphasis 後付	
MU195020A-121	2ch 10Tap Emphasis 後付	
MU195020A-130	1ch Data Delay 後付	
MU195020A-131	2ch Data Delay 後付	
MU195020A-140	1ch Variable ISI 後付	
MU195020A-141	2ch Variable ISI 後付	
MU195020A-350	Sequence Editor Function後付け	
	-オプション010/110実装時-	
J1632A	同軸終端器 :	2
J1359A	同軸アダプタ (K-P, K-J, SMA互換) :	2
	-オプション020/120実装時-	
J1632A	同軸終端器 :	4
J1359A	同軸アダプタ (K-P, K-J, SMA互換) :	4
	-保守サービス-	
MU195020A-ES310	3年保証延長サービス	
MU195020A-ES510	5年保証延長サービス	

\* 6 : 050はPCIe Gen1-4, USB3.2 x1に対応しています。  
051はPCIe Gen5に対応しています。051を追加するためには050が必要です。

## MU196020A \*11

形名・記号	品名	
MU196020A	-ユニット/モジュール-	
	PAM4 PPG	
	-標準添付品-	
J1632A	同軸終端器 (K, SMA互換) :	4
V210	同軸終端器 (V) :	2
J1341A	オープン :	2
J1359A	同軸アダプタ (K-P, K-J, SMA互換) :	1
J1717A	同軸アダプタ (SMA-P, SMA-J) :	5
	-オプション-	
MU196020A-001	32G baud*	
MU196020A-002	58G baud*	
MU196020A-003	64G baud*	
MU196020A-011	4Tap Emphasis	
MU196020A-030	Data Delay	
MU196020A-040	Adjustable ISI	
MU196020A-042	FEC Pattern Generation	
MU196020A-050	Inter-Module Synchronization	
	-オプション後付-	
MU196020A-112	32G to 58G baud 後付	
MU196020A-113	32G to 64G baud 後付	
MU196020A-123	58G to 64G baud 後付	
MU196020A-111	4Tap Emphasis 後付	
MU196020A-130	Data Delay 後付	
MU196020A-140	Adjustable ISI 後付	
MU196020A-142	FEC Pattern Generation 後付	
MU196020A-150	Inter-Module Synchronization 後付	
	-保守サービス-	
MU196020A-ES310	3年保証延長サービス	
MU196020A-ES510	5年保証延長サービス	

\* いずれか1つを選択

## MU195040A

形名・記号	品名	
MU195040A	-ユニット/モジュール-	
	21G/32G bit/s SI ED	
	-標準添付品-	
J1632A	同軸終端器 :	2
J1341A	オープン :	1
J1717A	同軸アダプタ (SMA-P, SMA-J) :	4
	-オプション-	
MU195040A-001	32 Gbit/s Extension	
MU195040A-010	1ch ED	
MU195040A-020	2ch ED	
MU195040A-011	1ch CTLE	
MU195040A-021	2ch CTLE	
MU195040A-022	Clock Recovery	
	-オプション後付-	
MU195040A-101	32 Gbit/s Extension 後付	
MU195040A-120	2ch ED 後付	
MU195040A-111	1ch CTLE 後付	
MU195040A-121	2ch CTLE 後付	
MU195040A-122	Clock Recovery 後付	
	-オプション010/110実装時-	
J1341A	オープン :	3
J1359A	同軸アダプタ (K-P, K-J, SMA互換) :	2
J1887A	精密固定減衰器 (6 dB, Kコネクタ) :	2
	-オプション020/120実装時-	
J1341A	オープン :	5
J1359A	同軸アダプタ (K-P, K-J, SMA互換) :	4
J1887A	精密固定減衰器 (6 dB, Kコネクタ) :	4
	-保守サービス-	
MU195040A-ES310	3年保証延長サービス	
MU195040A-ES510	5年保証延長サービス	

## MU196040B \*11

形名・記号	品名	
MU196040B	-ユニット/モジュール-	
	PAM4 ED	
	-標準添付品-	
J1632A	同軸終端器 (K, SMA互換) :	2
V210	同軸終端器 (V) :	2
J1341A	オープン :	2
J1359A	同軸アダプタ (K-P, K-J, SMA互換) :	1
J1717A	同軸アダプタ (SMA-P, SMA-J) :	3
41V-6	精密固定減衰器 6 dB :	2
	-オプション-	
MU196040B-001	32G baud (2.4G to 32.1G)	
MU196040B-002	58G baud (NRZ : 2.4G to 64.2G, PAM4 : 2.4G to 58.2G)	
MU196040B-011	Equalizer	
MU196040B-021	29G baud Clock Recovery (2.4G to 29G)	
MU196040B-022	32G baud Clock Recovery (2.4G to 32.1G)	
MU196040B-023	58G baud Clock Recovery Extension (51G to 58.2G)	
MU196040B-041	SER Measurement	
	-オプション後付-	
MU196040B-111	Equalizer 後付	
MU196040B-112	32G to 58G baud Extension 後付	
MU196040B-121	29G baud Clock Recovery 後付	
MU196040B-122	32G baud Clock Recovery 後付	
MU196040B-123	58G baud Clock Recovery Extension 後付	
MU196040B-124	32G baud Clock Recovery Extension 後付	
MU196040B-141	SER Measurement 後付	
	-保守サービス-	
MU196040B-ES310	3年保証延長サービス	
MU196040B-ES510	5年保証延長サービス	

# シグナル クオリティ アナライザ-R MP1900A オーダリング・インフォメーション

ご契約にあたっては、セレクトガイド (MP1900A-J-Z-1) を参考に構成を決定いただき、形名・記号、品名、数量をご指定ください。

## MU183020A

形名・記号	品名
MU183020A	—ユニット/モジュール— 28G/32G bit/s PPG
	—標準付属品—
J1137	同軸終端器 : 3個
J1359A	同軸アダプタ (K-P, K-J, SMA互換) : 1個
J1341A	オープン : 1個
J0541E	同軸減衰器 (6 dB) : 1個
Z0897A	MP1800A Manual CD : 1枚
Z0918A	MX180000A Software CD : 1枚
	—オプション—
MU183020A-001	32G bit/s Extension
MU183020A-012	1ch 2V Data Output
MU183020A-013	1ch 3.5V Data Output
MU183020A-022	2ch 2V Data Output
MU183020A-023	2ch 3.5V Data Output
MU183020A-030	1ch Data Delay
MU183020A-031	2ch Data Delay
	—オプション後付—
MU183020A-101	32G bit/s Extension 後付
MU183020A-112	1ch 2V Data Output 後付
MU183020A-113	1ch 3.5V Data Output 後付
MU183020A-122	2ch 2V Data Output 後付
MU183020A-123	2ch 3.5V Data Output 後付
MU183020A-130	1ch Data Delay 後付
MU183020A-131	2ch Data Delay 後付
	—MU183020A-x12, x13 オプション用添付品—
J1137	同軸終端器 : 2個
J1359A	同軸アダプタ (K-P, K-J, SMA互換) : 2個
	—MU183020A-x22, x23 オプション用添付品—
J1137	同軸終端器 : 4個
J1359A	同軸アダプタ (K-P, K-J, SMA互換) : 4個
	—保守サービス—
MU183020A-ES310	3年保証延長サービス
MU183020A-ES510	5年保証延長サービス

## MU183040B

形名・記号	品名
MU183040B	—ユニット/モジュール— 28G/32G bit/s High Sensitivity ED
	—標準付属品—
J1137	同軸終端器 : 2個
J1341A	オープン : 1個
Z0897A	MP1800A Manual CD : 1枚
Z0918A	MX180000A Software CD : 1枚
	—オプション—
MU183040B-001	32G bit/s Extension
MU183040B-010	1ch ED
MU183040B-020	2ch ED
MU183040B-022	2.4G to 28.1G bit/s Clock Recovery
MU183040B-023	25.5G to 32.1G bit/s Clock Recovery
	—オプション後付—
MU183040B-101	32G bit/s Extension 後付
MU183040B-110	1ch ED 後付
MU183040B-120	2ch ED 後付
MU183040B-122	2.4G to 28.1G bit/s Clock Recovery 後付
MU183040B-123	25.5G to 32.1G bit/s Clock Recovery 後付
	—MU183040B-x10 オプション用添付品—
J1341A	オープン : 2個
J1359A	同軸アダプタ (K-P, K-J, SMA互換) : 2個
41KC-6	精密固定減衰器 6 dB : 2個
	—MU183040B-x20 オプション用添付品—
J1341A	オープン : 4個
J1359A	同軸アダプタ (K-P, K-J, SMA互換) : 4個
41KC-6	精密固定減衰器 6 dB : 4個
	—保守サービス—
MU183040B-ES310	3年保証延長サービス
MU183040B-ES510	5年保証延長サービス

## ソフトウェアライセンス

形名・記号	品名
MX183000A	ハイスピードシリアルデータソフトウェア
MX183000A-PL001	ジッタトレランステスト
MX183000A-PL011	PCIe リンクシーケンス
MX183000A-PL021	PCIe リンクトレーニング*7
MX183000A-PL022	USB リンクトレーニング*8
MX183000A-PL023	USB 3.2 × 2 リンクトレーニング*8
MX183000A-PL025	PCIe 5 リンクトレーニング*7
MX183000A-PL031	DUT Error Counts Import

- \*7 : PL021はPCIe Gen1-4に対応しています。  
PL025はPCIe Gen5に対応しています。  
PL025を追加するためにはPL021が必要です。
- \*8 : PL022はUSB3.2 ×1に対応しています。  
PL023はUSB3.2 ×2に対応しています。  
PL023を追加するためにはPL022が必要です。

## VISA\*9のご利用について

MX183000A (以下、本製品) の使用には、National Instruments™ 社 (以下NI™社) のNI-VISA™\*10をインストールする必要があります。本製品のUSBメモリに収録しているNI-VISA™の利用を推奨します。お客様は、本製品のUSBメモリに収録しているNI-VISA™を本製品でのみ利用できます。収録されたNI-VISA™を他の製品での利用など、他の用途で利用することはできません。制御用PCなどから本製品をアンインストールする場合は、USBメモリからインストールしたNI-VISA™もアンインストールしてください。

- \*9 : Virtual Instrument Software Architecture (仮想計測器ソフトウェアアーキテクチャ) の略で、 GPIB、イーサネット、USBなどのインタフェースを使用して計測器をリモート制御するためのI/Oソフトウェア仕様
- \*10 : NI-VISAは、ナショナルインスツルメンツが開発し、VXIPlug&Play Allianceによって規格化された業界標準のI/Oソフトウェアインタフェース National Instruments™、NI™、NI-VISA™は、National Instruments Corporationの商標です。



# シグナル クオリティ アナライザ-R MP1900A オーダリング・インフォメーション

## 応用部品

形名・記号	品名
J1632A	同軸終端器
V210	同軸終端器 (V)
J1678A	ESDプロテクションアダプタ-K
J1679A	ESDプロテクションアダプタ-V
J1359A	同軸アダプタ (K-P, K-J, SMA互換)
34VFK50	精密アダプタ (V-F, K-M) *11
34VKF50	精密アダプタ (V-M, K-F)
41KC-3	精密固定減衰器 3 dB
41KC-6	精密固定減衰器 6 dB
41KC-10	精密固定減衰器 10 dB
41KC-20	精密固定減衰器 20 dB
41V-3	精密固定減衰器 3 dB
41V-6	精密固定減衰器 6 dB
41V-10	精密固定減衰器 10 dB
41V-20	精密固定減衰器 20 dB
J1887A	精密固定減衰器 (6 dB, Kコネクタ)
J1758A	ISI Board
J1800A	ISI Board V
K261	DCブロック
K240C	精密パワーディバイダ
V240C	精密パワーディバイダ
J1510A	Pick OFF Tee (K)
J1793A	Pick OFF Tee (V)
K241C	パワースプリッタ
J1748A	Power Splitter (1.5 GHz~18 GHz, SMA, MU195020A × 4 - MU181500B接続用)
J1624A	同軸ケーブル 0.3 m (18 GHz, SMA)
J1342A	同軸ケーブル 0.8 m (APC3.5コネクタ)
J1439A	同軸ケーブル (0.8 m, Kコネクタ)
J1625A	同軸ケーブル 1 m (18 GHz, SMA)
J1449A	メジャメントキット (J1342A × 2, J1439A × 2, J1625A × 1)

形名・記号	品名
J1550A	同軸スキューマッチケーブル (0.8 m, APC3.5コネクタ)
J1551A	同軸スキューマッチケーブル (0.8 m, Kコネクタ)
J1728A	同軸電気長規定ケーブル (0.4 m, Kコネクタ)
J1741A	同軸電気長規定ケーブル (0.8 m, Kコネクタ)
J1789A	同軸電気長規定ケーブル 0.4 m (67 GHz, Vコネクタ) *11
J1790A	同軸電気長規定ケーブル 0.8 m (67 GHz, Vコネクタ) *11
J1792A	スキューマッチペアセミリジットケーブル (V-Kコネクタ, MU196020A PPG出力とMU195050A Noise Data Input1との接続用)
J1761A	PCIe Reference Clockケーブルキット
Z2025A	PCIe CBB Controller
Z2029A	PCIe Reference Clock Buffer
J1890A	PCIe5 Re-Driver Set
G0430A	PCIe5 Re-Driver Set
AH54192A	56Gbaud差動リニアアンプ
W3911AW	MP1900A 取扱説明書
W3913AW	MX190000A 取扱説明書
W3813AW	MX183000A 取扱説明書 (冊子, 和文)
W3915AW	MU195020/40/50A 取扱説明書
W3976AW	MU196020/40A 取扱説明書
B0576A	ブランクパネル
B0736A	フロントカバー (MP1900A用)
B0737A	キャリングケース (MP1900A用, B0736A付)
B0738A	ラックマウントキット (MP1900A用)
Z1746A	スタイラス
Z0541A	USBマウス
J0008	GPIO接続ケーブル, 2.0 m
Z0917A	シールドLANケーブル, 5 m
Z1953A	ギガビットイーサネットスイッチ (5ポート)
Z0306A	リストストラップ
Z1964A	トルクレンチ (ライトアングル)

## J1815A MP1900A PCIe測定コンポーネントセット

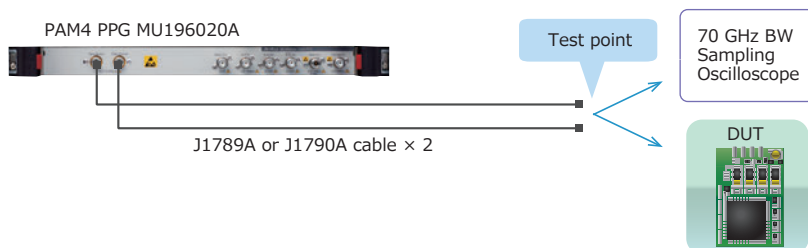
PCIe Gen3/4/5のTx/Rx LEQテストに必要なコンポーネントセットです。以下が含まれます。

アイテム	説明	数量	備考		
オプション アクセサリ	MP1900A PCIe測定コンポーネントセット	1	J1815A		
			アクセサリ	数量	コメント
			Coax skew match cable, 0.8 m K connector	4	Junflon J12J103220-00-1
			AE-TMC-10205	2	Coax cable, 1 m, SMA connector
			PICK OFF TEE	2	Anritsu 3-68231
			SMPF-SMAJ-TFLEX-10CM-5PS	2	SMP to SMA adapter cable
			BNC-SMA cable	2	
			K261	2	DC Block
			K241C	2	Power Splitter

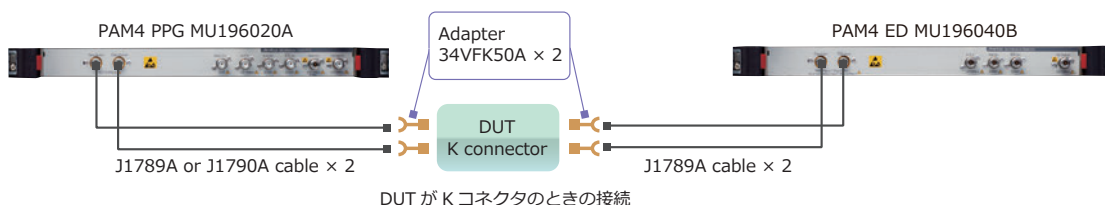
\* 11 : MU196020Aのデータ出力に使用する同軸ケーブルは、J1789AまたはJ1790Aを推奨します。

また、MU196040Bのデータ入力に使用する同軸ケーブルは、J1789Aを推奨します。

MU196020Aのデータ出力規格は、下図のように本ケーブルを接続し、70 GHz帯域のオシロスコープで観測した性能を基に定義されています。



MU196020Aのデータ出力、MU196040Bのデータ入力とJ1789A/J1790A ケーブルはVコネクタです。このためDUTがKコネクタのときの接続は、下図のように変換アダプタ 34VFK50Aを使用してください。



## アンリツ株式会社

<https://www.anritsu.com>

本社 〒243-8555 神奈川県厚木市恩名5-1-1 TEL 046-223-1111  
厚木 〒243-0016 神奈川県厚木市田村町8-5  
通信計測営業本部 TEL 046-296-1244 FAX 046-296-1239  
通信計測営業本部 営業推進部 TEL 046-296-1208 FAX 046-296-1248  
仙台 〒980-6015 宮城県仙台市青葉区中央4-6-1 S S 3 0  
通信計測営業本部 TEL 022-266-6134 FAX 022-266-1529  
名古屋 〒450-0003 愛知県名古屋市中村区名駅南2-14-19 住友生命名古屋ビル  
通信計測営業本部 TEL 052-582-7283 FAX 052-569-1485  
大阪 〒564-0063 大阪府吹田市江坂町1-23-101 大同生命江坂ビル  
通信計測営業本部 TEL 06-6338-2800 FAX 06-6338-8118  
福岡 〒812-0004 福岡県福岡市博多区榎田1-8-28 ツインスクエア  
通信計測営業本部 TEL 092-471-7656 FAX 092-471-7699

ご使用の前に取扱説明書をよくお読みのうえ、正しくお使いください。

2104

■カタログのご請求、価格・納期のお問い合わせは、下記または営業担当までお問い合わせください。

通信計測営業本部 営業推進部

TEL: 0120-133-099 (046-296-1208) FAX: 046-296-1248  
受付時間/9:00~12:00、13:00~17:00、月~金曜日(当社休業日を除く)  
E-mail: SJPost@zy.anritsu.co.jp

■計測器の使用方法、その他については、下記までお問い合わせください。

計測サポートセンター

TEL: 0120-827-221 (046-296-6640)  
受付時間/9:00~12:00、13:00~17:00、月~金曜日(当社休業日を除く)  
E-mail: MDVPOST@anritsu.com

■本製品を国外に持ち出すときは、外国為替および外国貿易法の規定により、日本国政府の輸出許可または役務取引許可が必要となる場合があります。  
また、米国の輸出管理規則により、日本からの再輸出には米国商務省の許可が必要となる場合がありますので、必ず弊社の営業担当までご連絡ください。